

1

# 注入同期を用いた

## All Digital Synthesizable PLL

東京工業大学 松澤・岡田研究室 中田 憲吾

### Synthesizable PLL

デジタル設計ツールのみで合成  
注入同期を利用し、ジッタ改善

#### 課題

- ☹ Ref. Spur **大 (-40dBc)**
- ☹ Integer- $N$ 逡倍に限定

#### 提案手法: Soft-injection技術

- Ref. Spur : **-57dBc**に削減
- 世界初**Synthesizable PLL**で  
3.144逡倍の**Fractional- $N$ 動作**実現

RTL+netlist

Digital design flow

