

## 2.25分周器の検討

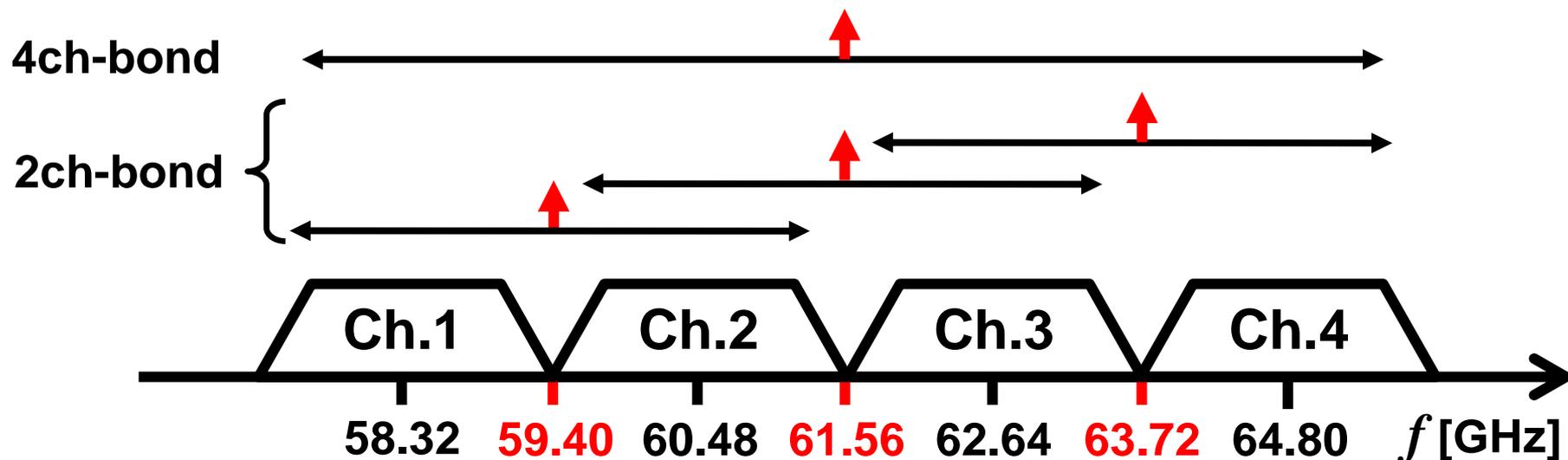
◎寺嶋 友樹, シリブラーノン ティーラシヨート,  
岡田 健一, 松澤 昭

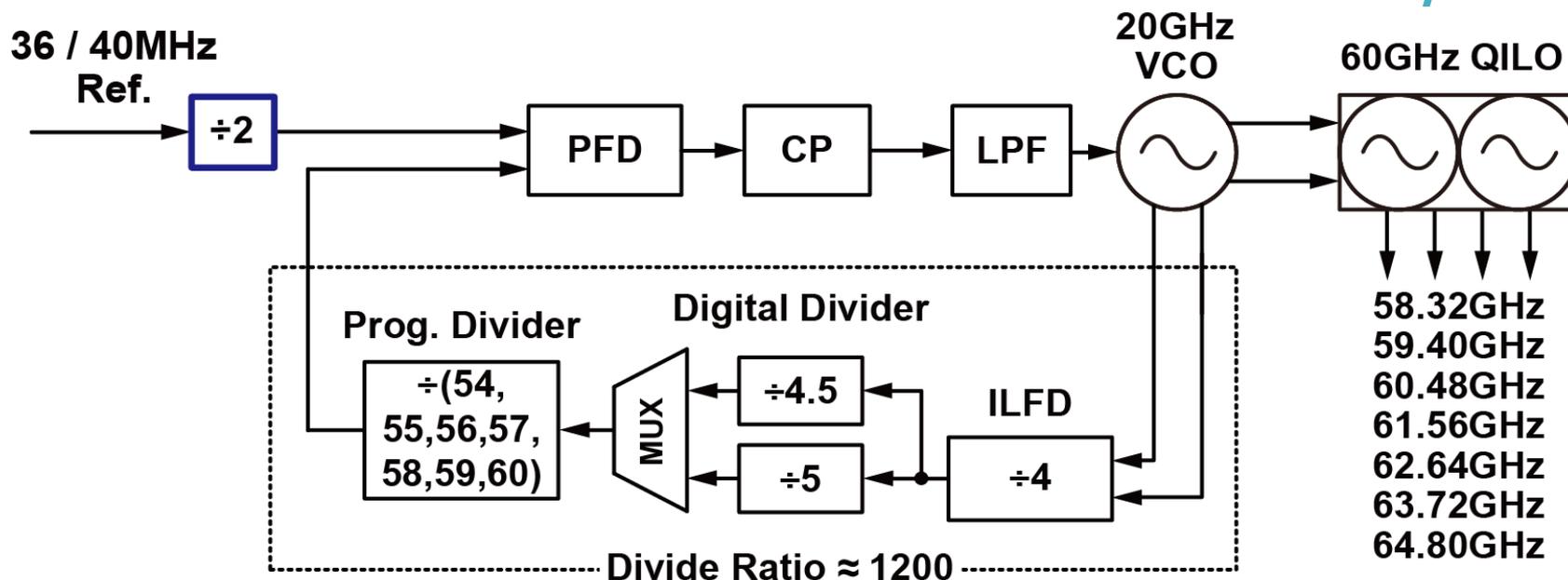
東京工業大学大学院 理工学研究科  
電子物理工学専攻 松澤・岡田研究室

- 研究背景
- 提案回路の構成と動作
- シミュレーション結果
- まとめ

## • 60 GHz帯

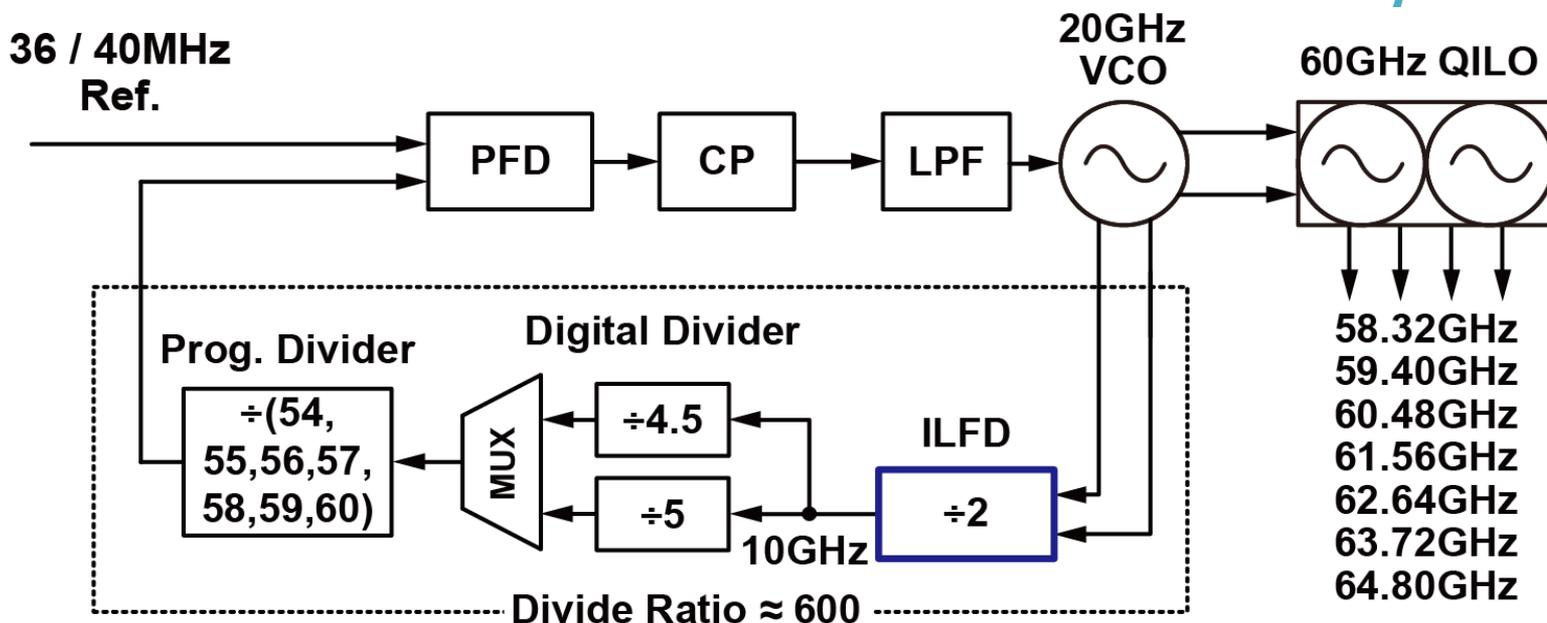
- 幅広い帯域が無免許で利用可能
- 近距離向け超高速無線通信の実現





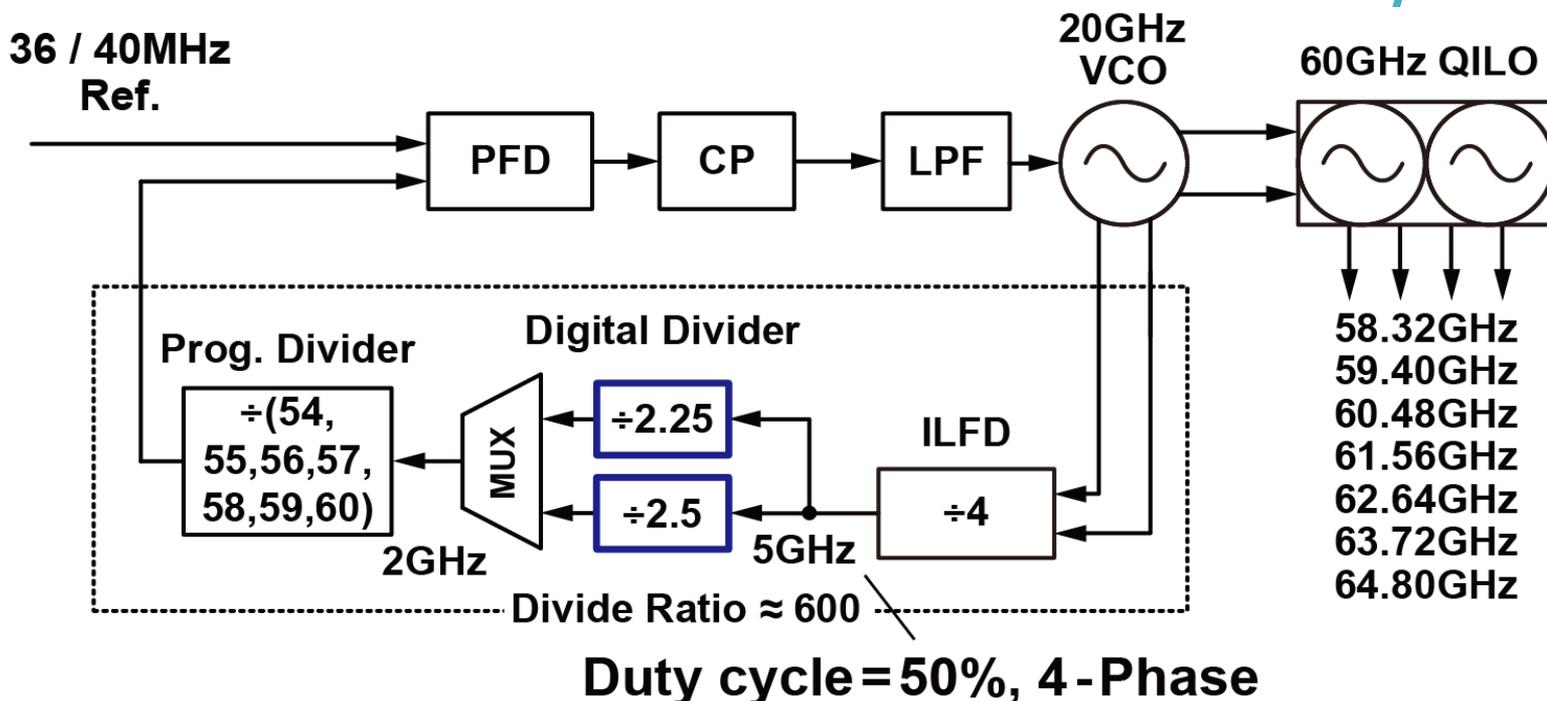
- 😊 36MHz (Wireless HD)と40MHz (WiFi)の基準周波数に対応
- ☹️ Ref.を $\div 2$ しているため実質18 / 20 MHz Ref.  
⇒ インバンド位相雑音が6dB悪化

[1] T. Siriburanon *et al.*, RFIC 2014



## ① ILFDの分周比を半分にする

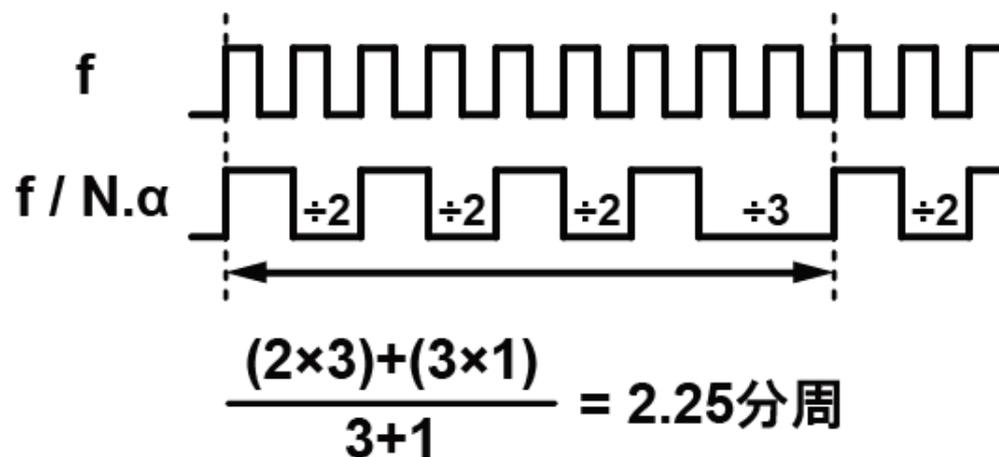
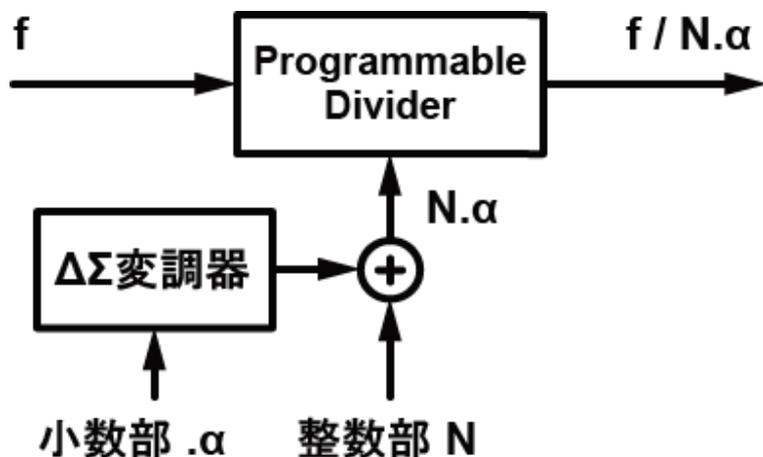
⇒ デジタル分周器を10GHzで動作させる必要がある



② デジタル分周器の分周比を半分にする

⇒ 5GHz動作であればCMOSロジックで実現可能

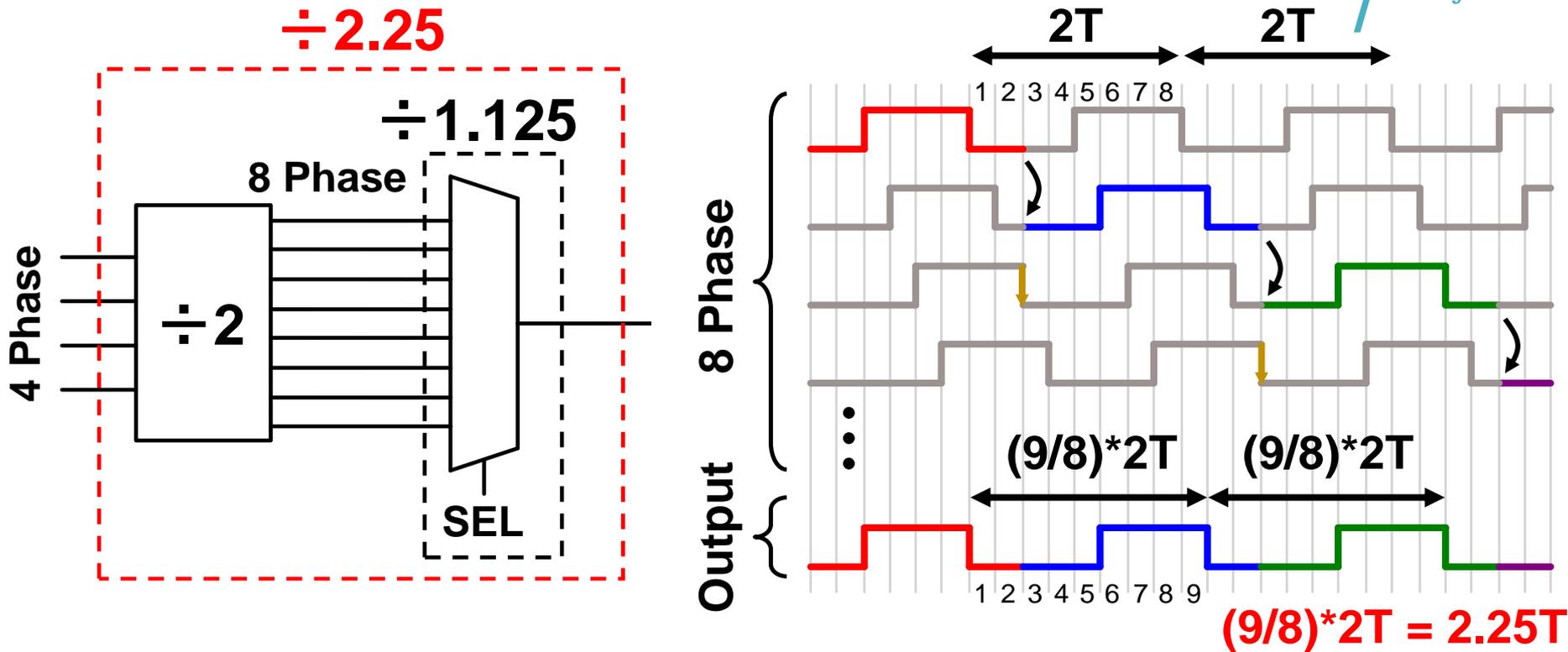
➤ 2.25分周器の検討を行う



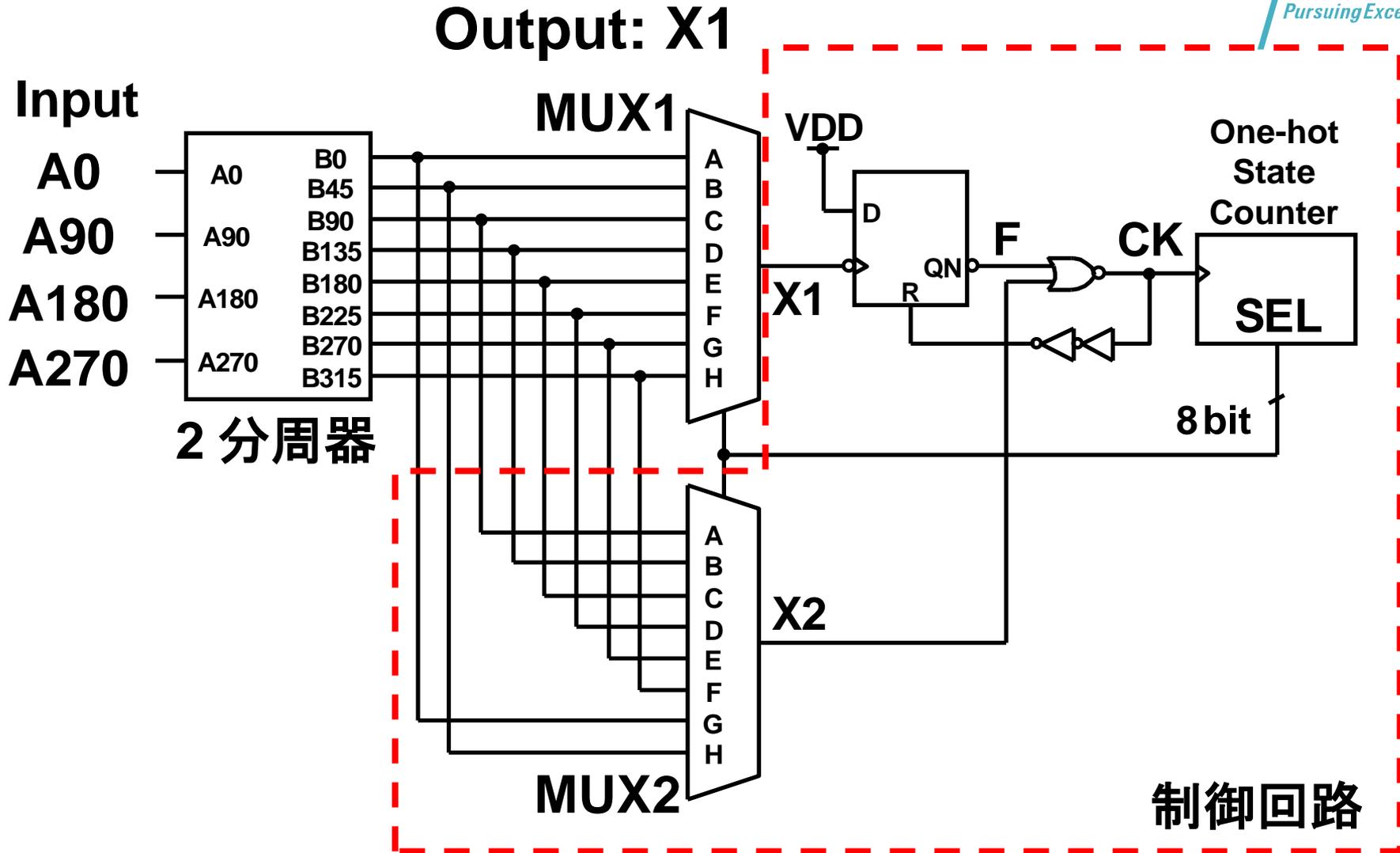
分周比をランダムに切り替え, 時間平均的に分周分数比を実現

- ・ フラクショナルスプリアスと消費電力／回路規模のトレードオフ
- ・ サブサンプリングPLLに利用できない

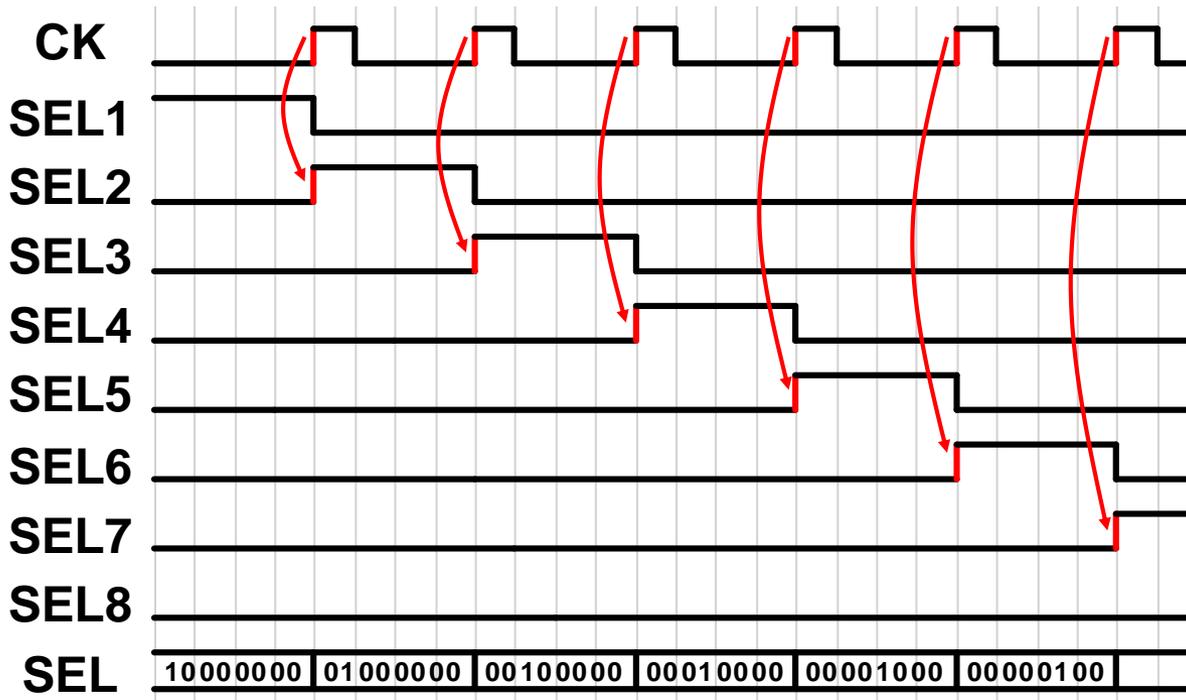
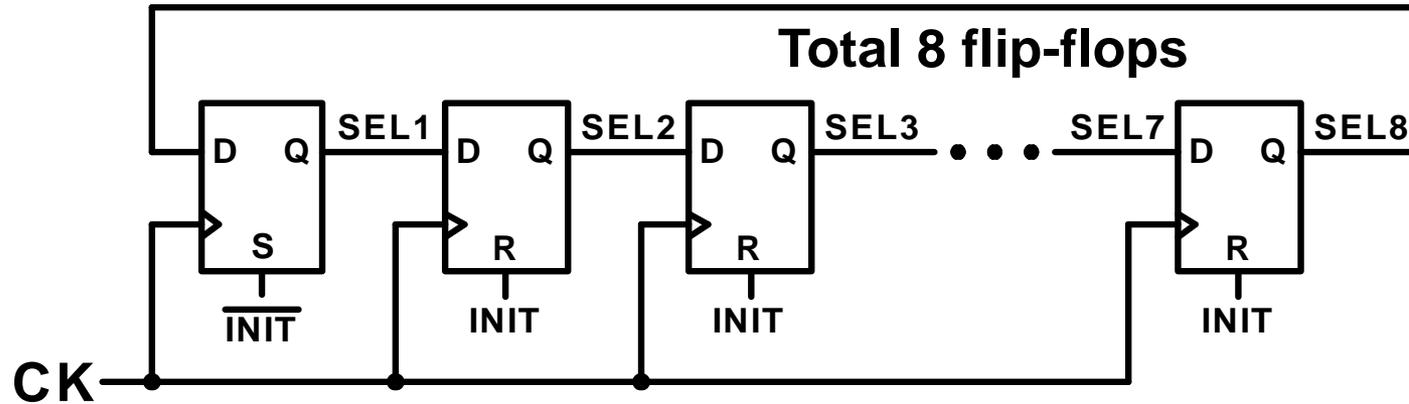
➤ カスタム設計によりエッジの揃った2.25分周を実現



- 入力段で2分周することで後段の少数分周部の動作周波数を半分に引き下げる
- 8位相を適当なタイミングで切り替え1.125分周



# One-hot State Counter



「1」の場所がMUXの出力と一対一対応

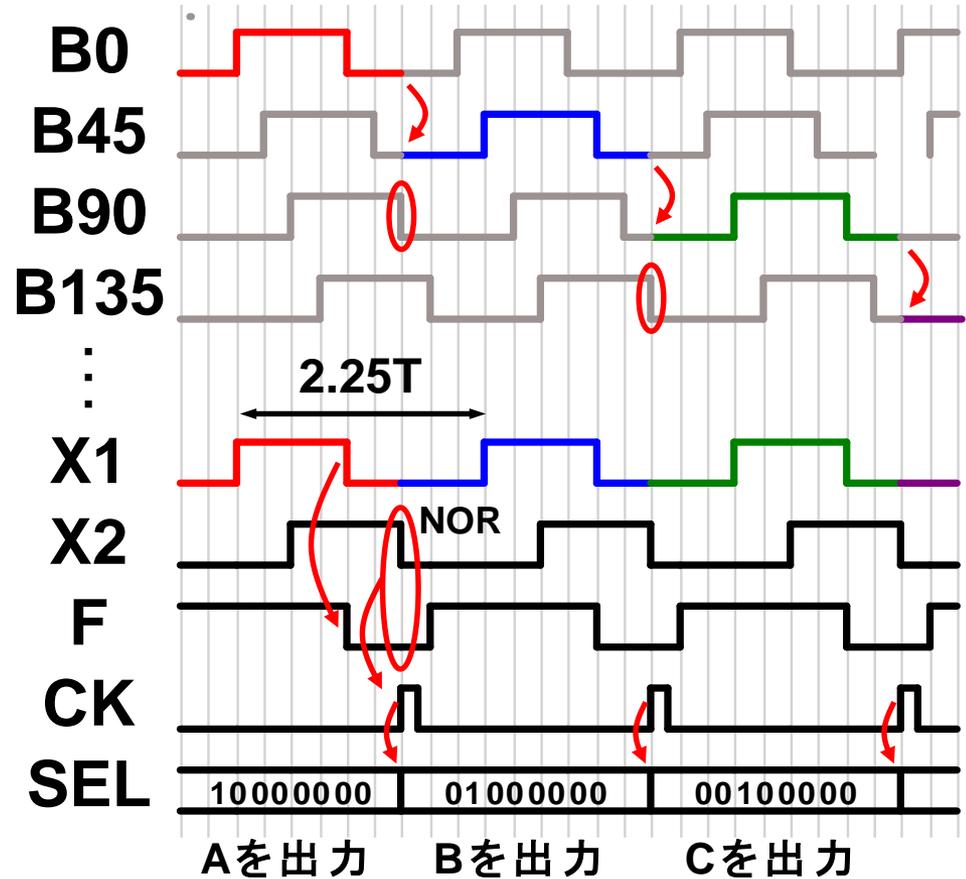
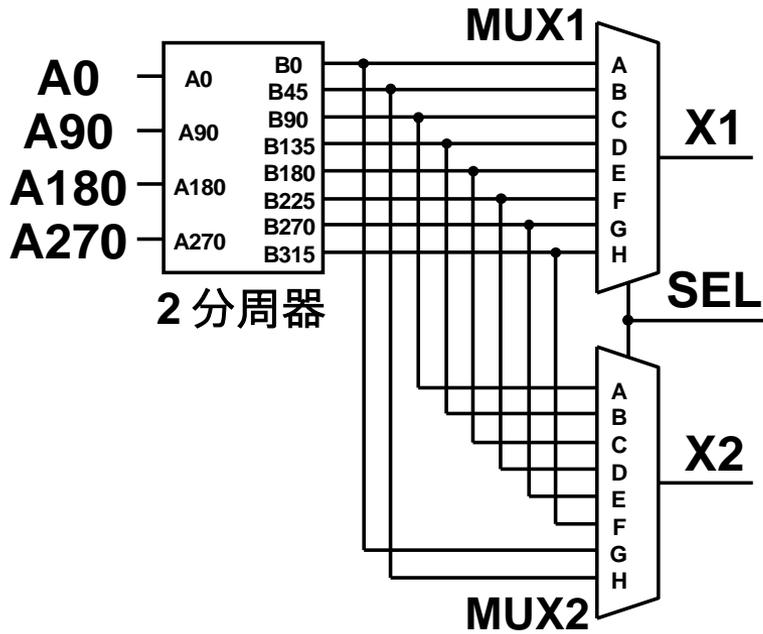


デコーダが不要

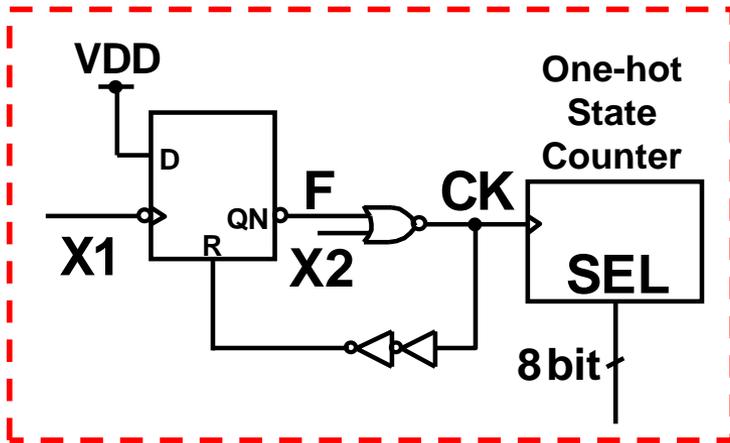


高速動作

# 2.25分周器の動作



**F=0かつX2=0でCK発生**



制御回路

- プロセス: 65nm CMOS
- スタANDARDセルのみを用いて設計
- 比較対象として前段で2分周を行わない場合の2.25分周器についても検討

Type	動作周波数 [GHz]	消費電力 (*) [mW/GHz]	Core Area [mm <sup>2</sup> ]
前段で2分周しない場合	~1.4	0.19	0.00042
This Work	~6.5	0.58	0.00066

(\*) 入力信号1GHzあたりの消費電力

- 2.25分周器を提案し, 65nm CMOSプロセスを用いて設計したところ, 提案手法を用いない場合に比べて4.6倍の周波数である6.5 GHzで動作することをポストレイアウトシミュレーションで確認した
- 2.25分周器の実現により60 GHzシンセサイザのインバンド位相雑音低減の目処が付いた