

# CMOS 入力高線形アンプの検討

Consideration of High Linearity Amplifier with Complementary Input

金子 徹  
Tohru Kaneko

宮原 正也  
Masaya Miyahara

松澤 昭  
Akira Matsuzawa

東京工業大学大学院 理工学研究科 電子物理工学専攻  
Department of Physical Electronics, Tokyo Institute of Technology

## 1 まえがき

近年、増幅器の更なる応答高速化の要請により、高線形なオープンループアンプの需要が高まってきている。そこで、従来の高線形 Gm セルを用いたアンプを CMOS 入力化した新規回路を提案し、消費電力やノイズ特性について検討を行った。

## 2 オープンループアンプの線形性

一般的にアンプの動作点が変わると、トランジスタのトランスコンダクタンス  $g_m$  やドレイン抵抗  $r_d$  は変化する。したがって、線形性の観点から電圧利得がこれらのパラメータに依存しないことが望ましい。

線形性の良い回路の 1 つに、図 1 に示す高線形 Gm セルを用いたアンプがある [1]。INP 側で見ると、この回路では M1 によって増幅された信号が M3 のゲートに入力されている。INP に正の差動電圧  $v_{in}$  が印加されたとき、M1 の増幅作用により  $v_d$  の電圧は降下し、M3 によって  $v_s$  の電圧が上昇する。したがって、 $v_{in}$  に追従するように  $v_s$  が変化し、この電圧変化に応じた差動電流が M3 と M5 のカレントミラーによって出力側にも現れ、 $R_L$  に流れることで高線形なアンプとなる。実際の電圧利得は、

$$A_v = M \frac{R_L}{R_S} \frac{1}{1 + \frac{1}{g_{m3}r_{d1}} + \frac{1}{g_{m1}R_S g_{m3}r_{d1}}} \quad (1)$$

となる。ここで  $M$  は M5 と M3 のミラー比である。通常  $g_{m3}r_{d1}$  は十分大きく、 $g_m$  や  $r_d$  によらずほぼ一定となる。

図 2 に、図 1 の回路を CMOS 入力化した提案回路を示す。CMOS 入力となったことで、PMOS 側と NMOS 側でそれぞれ増幅を行うため、利得は (1) 式に対して 2 倍となる。これにより、ミラー比  $M$  を小さくすることで線形性を保ちつつ従来の回路よりも低消費電力にすることができる。図 2 の  $R_{shift}$  は電圧シフトのための抵抗であり、この抵抗の大きさを変えることで各トランジスタの  $V_{eff}$  を制御できる。また  $R_{shift}$  によるノイズは PMOS 側と NMOS 側で極性が反転して出力に現れるため、結果的にキャンセルされ、ノイズ特性も優れる。

## 3 シミュレーション結果

表 1 に 65nm CMOS プロセスでのシミュレーション結果を示す。電源電圧を 1.2V、利得は 4 倍、THD は 160mV<sub>pp</sub>、周波数 1MHz の正弦波入力を仮定した。

提案回路は従来回路に比べて消費電力は約 35% 少ないが、THD 及び帯域に劣化はなく、入力換算ノイズも改善されている。

## 4 まとめ

新規な CMOS 入力高線形アンプを提案し、性能の検討を行った。シミュレーション結果では、提案回路は従来回路と比較して消費電力を約 35% 削減しつつ線形性を保ち、入力換算ノイズも 40% 程度低減することを確認した。

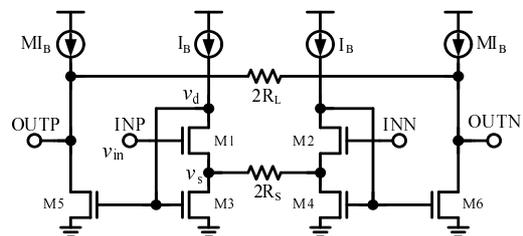


図 1. 従来の高線形 Gm セルを用いたアンプ

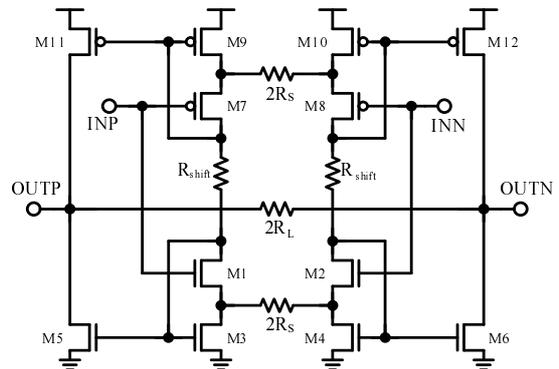


図 2. 従来回路を CMOS 入力化した提案回路

表 1. 性能比較

|         | 従来回路             | 提案回路            |
|---------|------------------|-----------------|
| DC 利得   | 4.02             | 4.04            |
| THD     | -39.3 dB         | -39.6 dB        |
| 帯域      | 446.2 MHz        | 449.7 MHz       |
| 入力換算ノイズ | 150.5 $\mu$ Vrms | 92.0 $\mu$ Vrms |
| 消費電力    | 5.94 mW          | 3.83 mW         |

## 謝辞

本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、NEDO、半導体理工学研究センター、並びに東京大学大規模集積システム設計教育研究センターを通じ、日本ケイデンス株式会社の協力で行われたものである。また AFS プラットフォームをご提供いただいた Berkeley Design Automation 社に感謝する。

## 参考文献

[1] Tien-Yu Lo, Chung-Chih Hung, "1V CMOS Gm-C Filteres," Springer, 2009.