

60 GHz 帯差動電力増幅器における高同相除去比の実現手法

A 60 GHz Power Amplifier Using High Common-Mode Rejection Technique

南 亮 文仙 啓吾 岡田 健一 松澤 昭
Ryo Minami Keigo Bunsen Kenichi Okada Akira Matsuzawa

東京工業大学 大学院理工学研究科 電子物理学専攻
Department of Physical Electronics, Tokyo Institute of Technology

1 まえがき

近年、Si CMOS プロセスを使用した 60 GHz 帯の無線機の研究が盛んに行われている。従来、60 GHz 帯では仮想接地を利用したマッチングブロックで同相信号を除去する手法が用いられている [1]。しかし、この手法では差動信号と同相信号に対する回路の特性を別々に設計することは難しい。本研究では差動信号と同相信号をそれぞれ分けて設計可能な同相除去手法を提案する。

2 回路構成

図 1 に提案手法を示す。従来、マッチングブロックの中心が差動信号に対し仮想接地、同相信号に対し開放と働くことによりマッチングに差を生じさせて同相除去を行っていた。これに対し、提案手法ではマッチングブロックの中心に容量を挿入する。挿入した容量は差動信号に対しては影響しないが、同相信号に対しては伝送線路の L との間でピーキングが起るため、図 1 の Z_{shunt} から見れば図 2(a) のように、ショートスタブのように振る舞う。挿入する C の大きさによって打ち消すことの出来る L の大きさが変わるため、同相信号に対しては等価的に長さの異なるショートスタブを接続したものと考えられる。このため同相信号のみマッチングをずらす事ができる。挿入する容量の大きさは以下の式から計算できる。

$$Z_{in} = Z_0 \frac{Z_L + jZ_0 \tan \beta \ell}{Z_0 + jZ_L \tan \beta \ell} = Z_0 \frac{\frac{1}{j\omega C} + jZ_0 \tan \beta \ell}{Z_0 + j \frac{1}{j\omega C} \tan \beta \ell}$$

$$\Leftrightarrow C = \frac{1}{\omega Z_0 \tan \beta \ell}$$

ここで、 Z_L は負荷、 Z_0 は特性インピーダンス、 β は位相定数、 ℓ はシャント部分の伝送線路長を示す。

3 測定結果

提案手法の効果を検証するため、CMOS 65nm プロセスを使用し 2 段の差動増幅器を設計した。図 3 に試作した回路図を示す。60 GHz 帯は波長に対して素子の大きさが無視できないため、試作には伝送線路 (TL) を使用した。MIMTL はデカップリング用伝送線路で、信号線の両端に容量を並列に並べ特性インピーダンスを下げたものである。試作の結果、図 4 に示すように 26 dB の同相除去比 (CMRR) を実現した。表 1 に従来研究との比較を示す。提案手法により従来研究に比べ大幅な CMRR の改善ができた。

4 まとめ

60 GHz 帯における新しい同相除去手法の提案を行った。提案手法を用いて 2 段の差動増幅器を試作し、従来研究に比べ 14 dB の CMRR 改善に成功し提案手法の有効性を実証した。

謝辞

本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、総務省 SCOPE、科学研究費補助金、半導体理工学研究センター、NEDO、キャノン財団、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

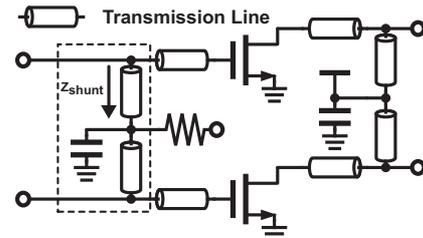


図 1 提案手法

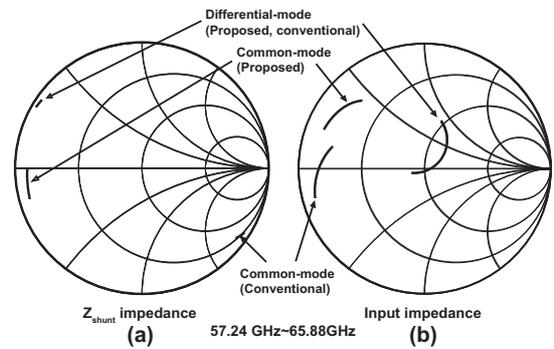


図 2 インピーダンス比較

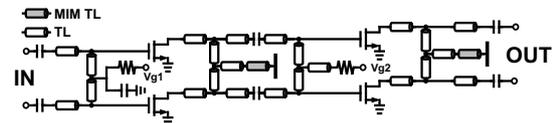


図 3 試作した 2 段増幅器の回路図

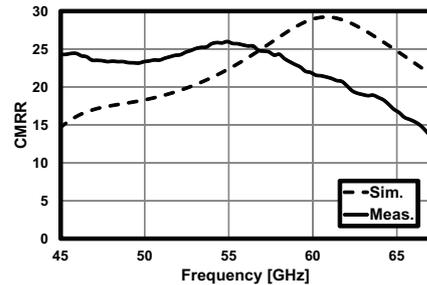


図 4 CMRR

表 1 Performance comparison.

	Gain[dB]	P _{sat} [dBm]	CMRR[dB]	Power[mW]	Stage
[2]	23.2	14.6	11.8	135.0	3
This Work	12.1	9.0	26.0	45.8	2

参考文献

- [1] K. Okada, *et al.*, "A Full 4-Channel 6.3 Gb/s 60 GHz Direct-Conversion Transceiver With Low-Power Analog and Digital Baseband Circuitry," in ISSCC, Feb. 2012.
- [2] H. Asada, *et al.*, "A 60 GHz CMOS Power Amplifier Using Capacitive Cross-Coupling Neutralization with 16% PAE," EuMC, 2011.