

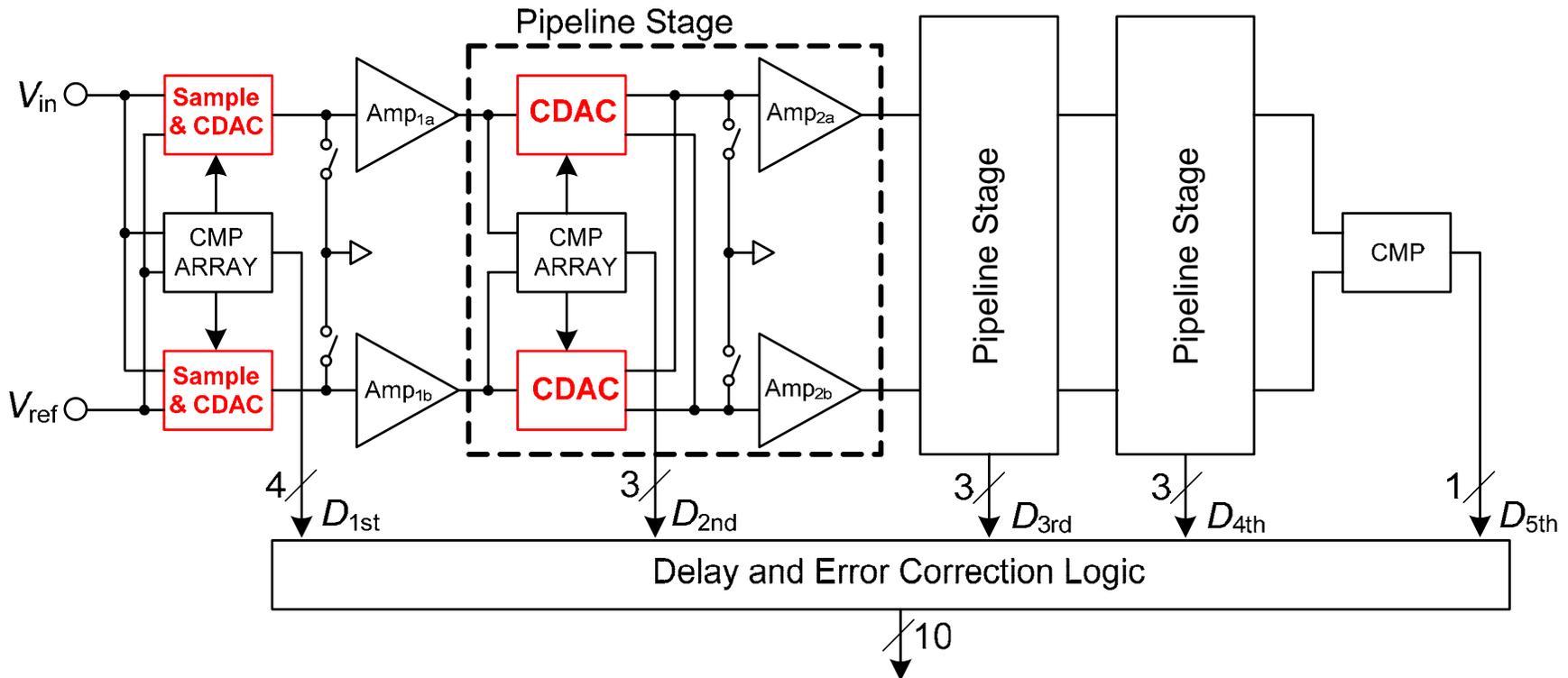
寄生容量が補間型パイプラインADC の性能に与える影響

李 賢義, 宮原 正也, 松澤 昭

東京工業大学大学院 理工学研究科
電子物理工学専攻
松澤・岡田研究室

- 研究背景
- ADCに用いられている容量DAC
 - 回路図、動作説明
- 容量DACのスイッチの寄生容量
 - 性能への影響、解決方法
- まとめ

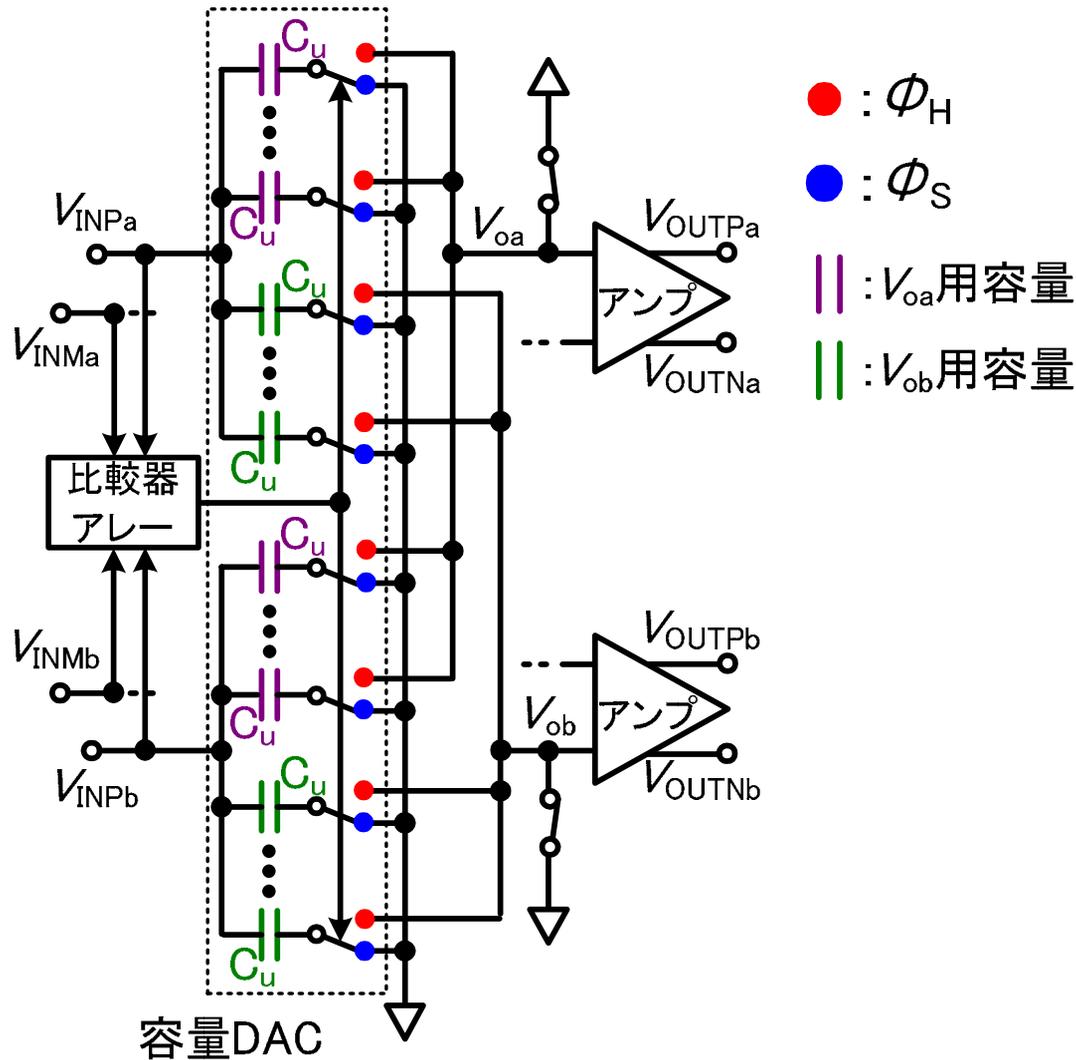
- オープンループアンプと補間技術を用いたパイプライン型ADCを提案した。 [1]
 - 提案したADCでは補間動作を行なうため容量DACを使用
- 容量DACは正確な電荷の伝送が何より大事



[1] M. Miyahara, *et al.*, *VLSI Circuits*, Jun., 2011

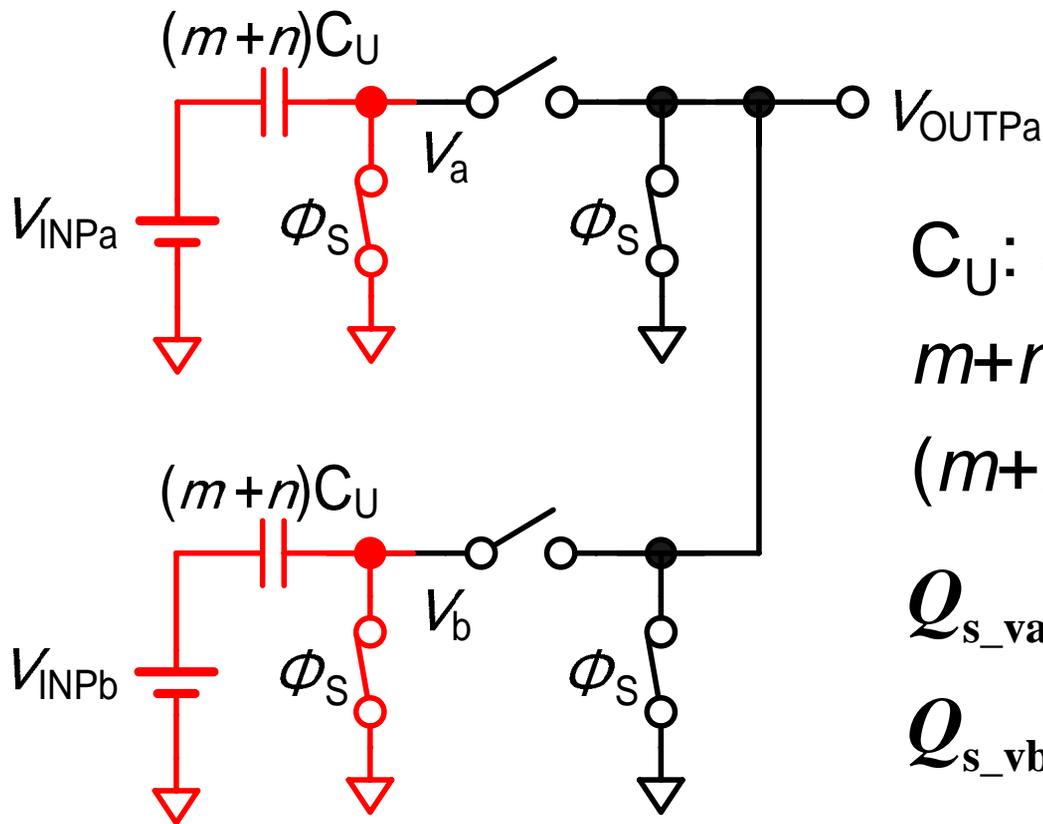
ステージの回路図

• 補間パイプラインに用いられているステージの回路図



容量DACの動作(サンプルモード)

- サンプルモード中に各単位容量に入力信号をチャージする



C_U : 単位容量

$m+n$: 単位容量の数

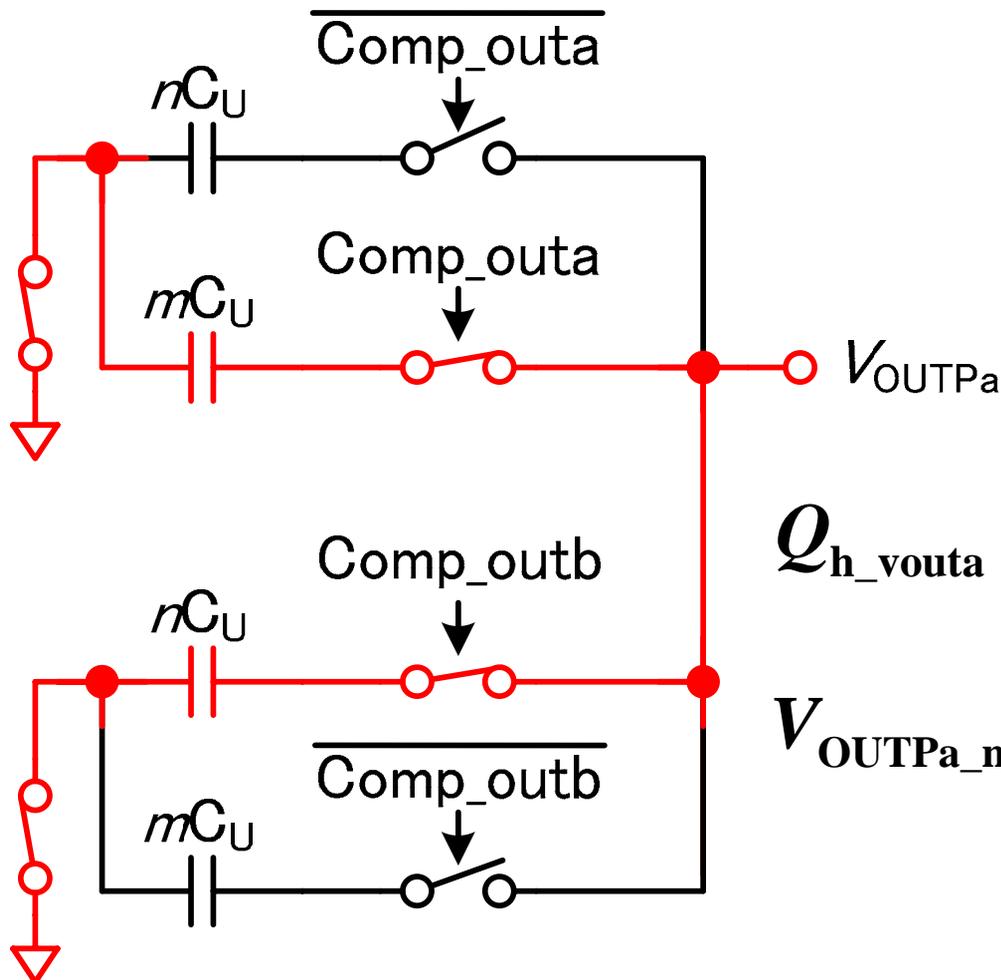
($m+n=2$ 容量DACの分解能)

$$Q_{s_va} = -(m+n)C_U V_{INPa}$$

$$Q_{s_vb} = -(m+n)C_U V_{INPb}$$

容量DACの動作(ホールドモード)

- ホールドモード中には比較器の結果によっていくつかの容量が出力ノードに接続されて、電荷の再分配が起きる。

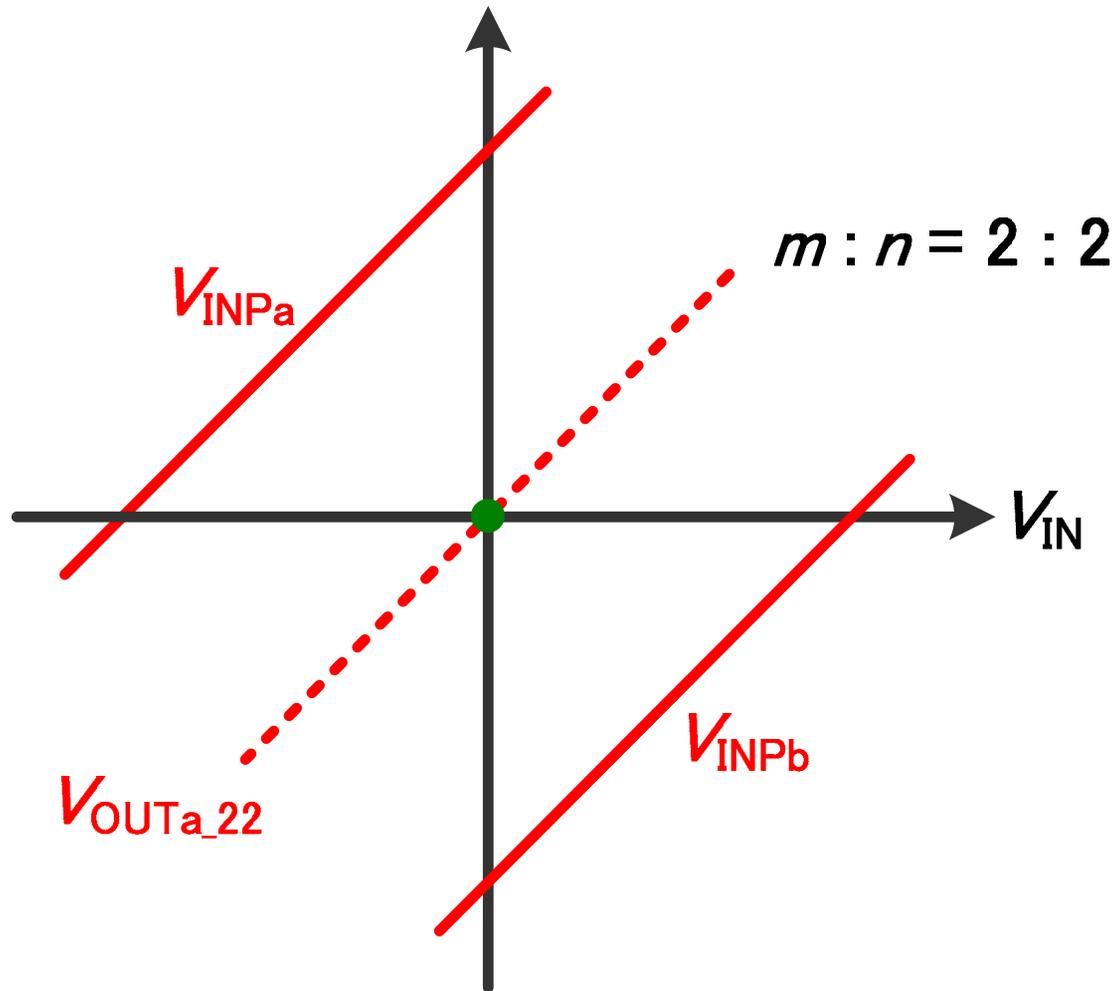


$$Q_{h_vouta} = (m + n)C_U V_{OUTPa}$$

$$V_{OUTPa_no_err} = -\frac{mV_{INPa} + nV_{INPb}}{m + n}$$

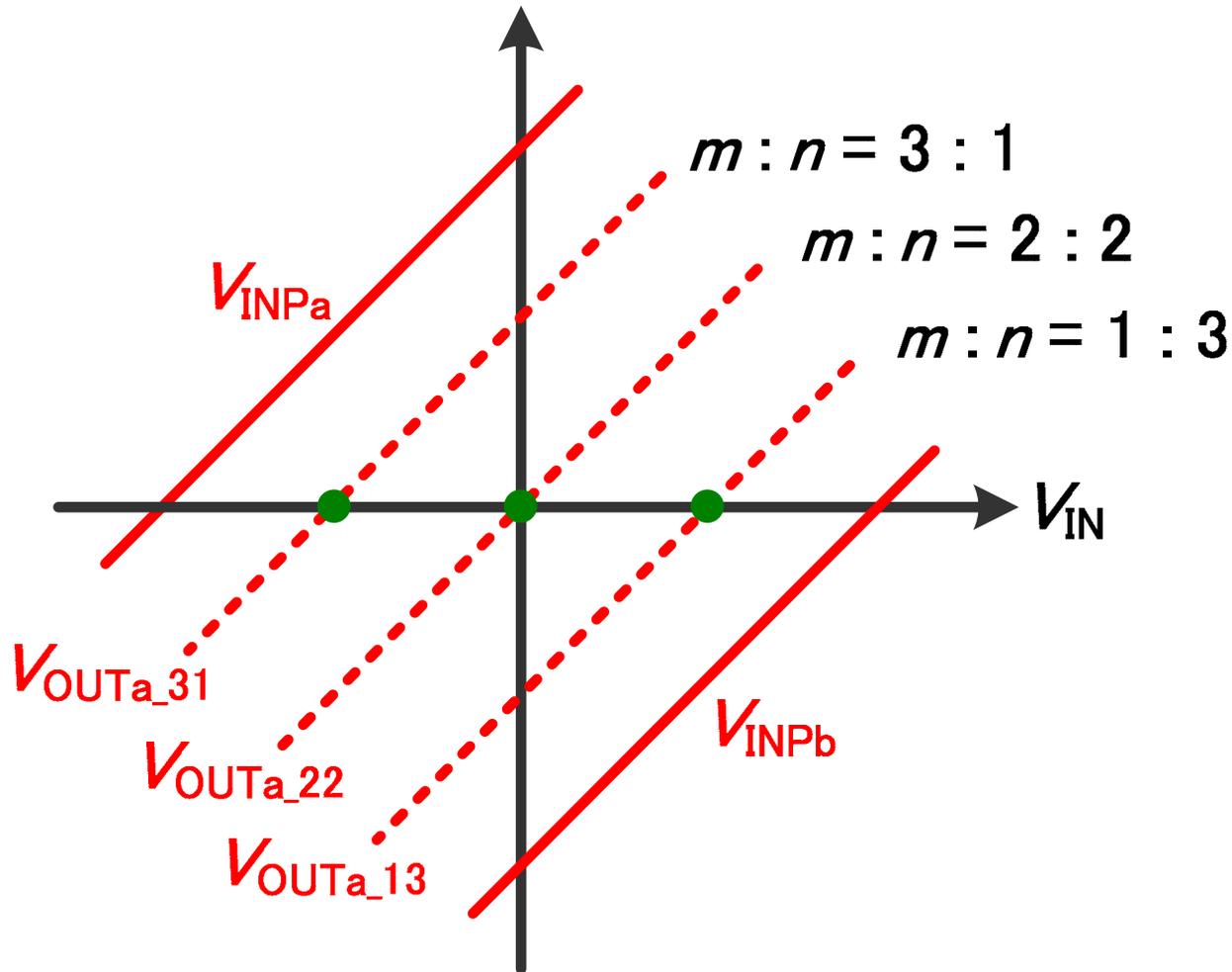
補間動作による信号生成-1

- 比較器によって m と n が2:2に選択された時 V_{OUTa} に出力される電圧(2bit構成の場合)



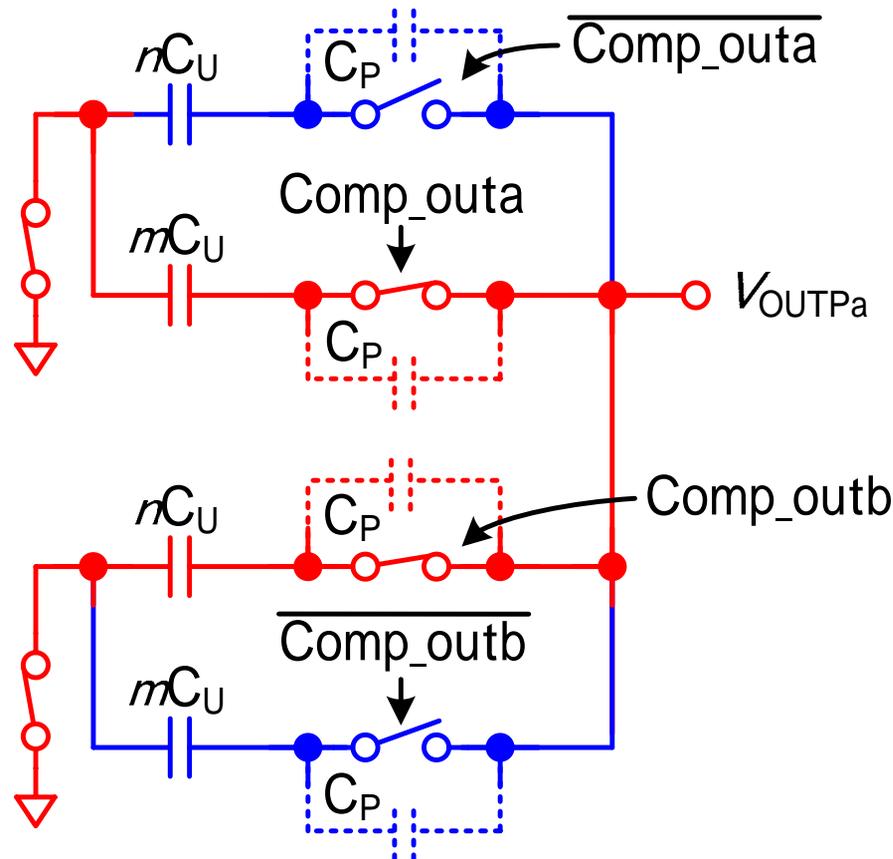
補間動作による信号生成-2

- 選択された容量の比によって出力される信号を変更可能



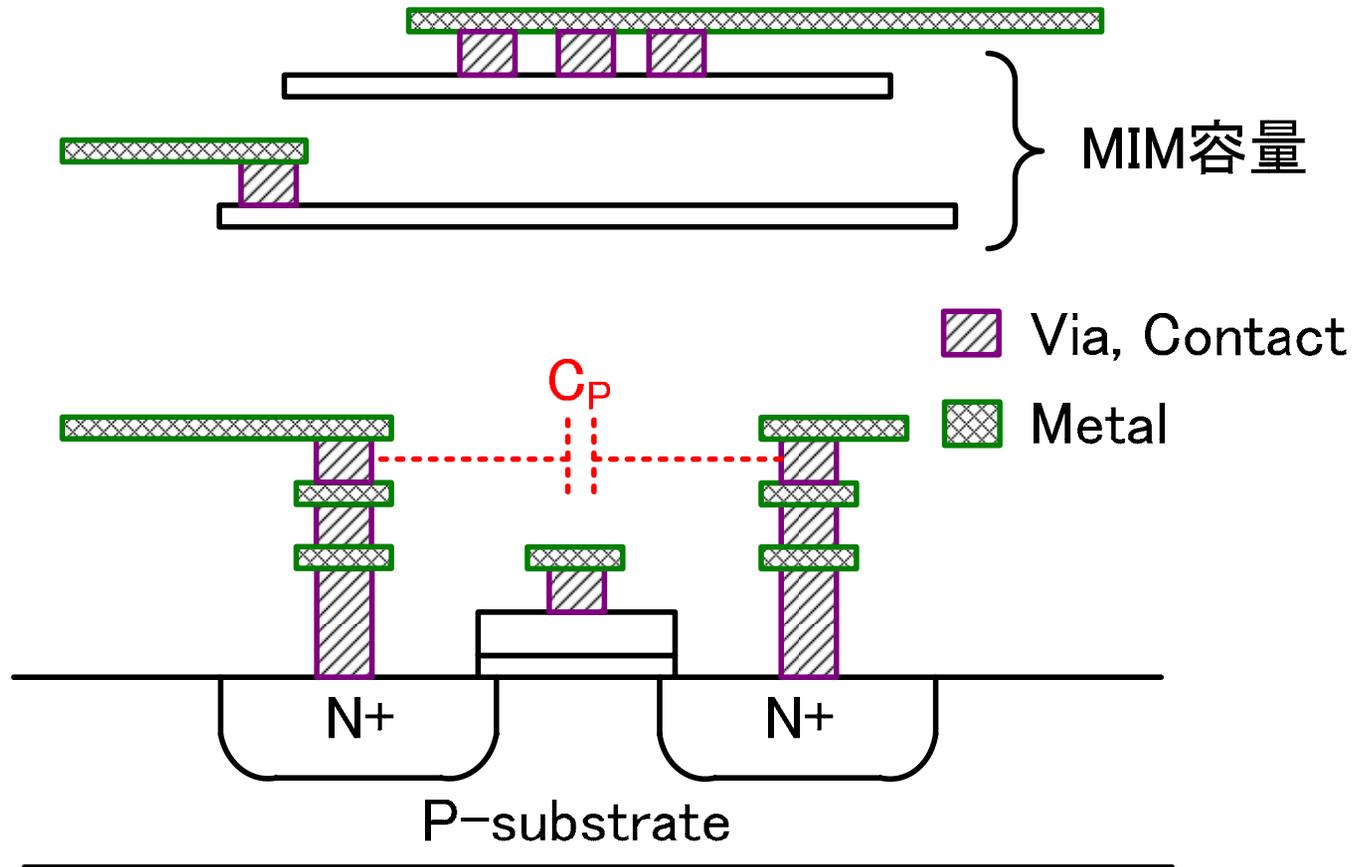
寄生容量が有る場合

$$V_{OUTPa_err} = - \frac{\{mV_{INPa} + nV_{INPb}\} + \frac{C_P}{C_U + C_P} \{nV_{INPa} + mV_{INPb}\}}{(m+n) \left(1 + \frac{C_P}{C_U + C_P} \right)}$$



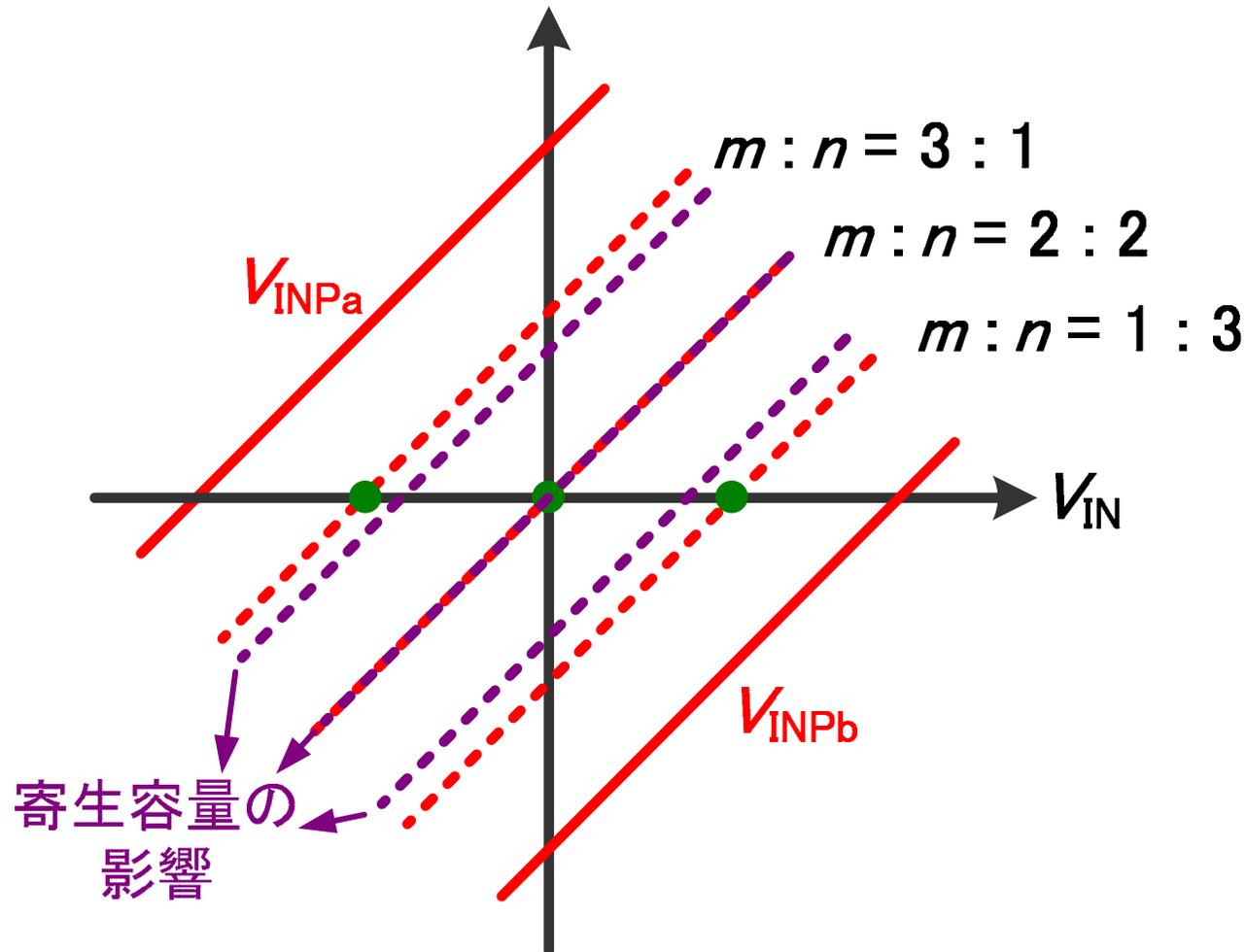
寄生容量が生じる理由

- MOSFETの寄生容量(C_{DS})
- レイアウトによる寄生容量



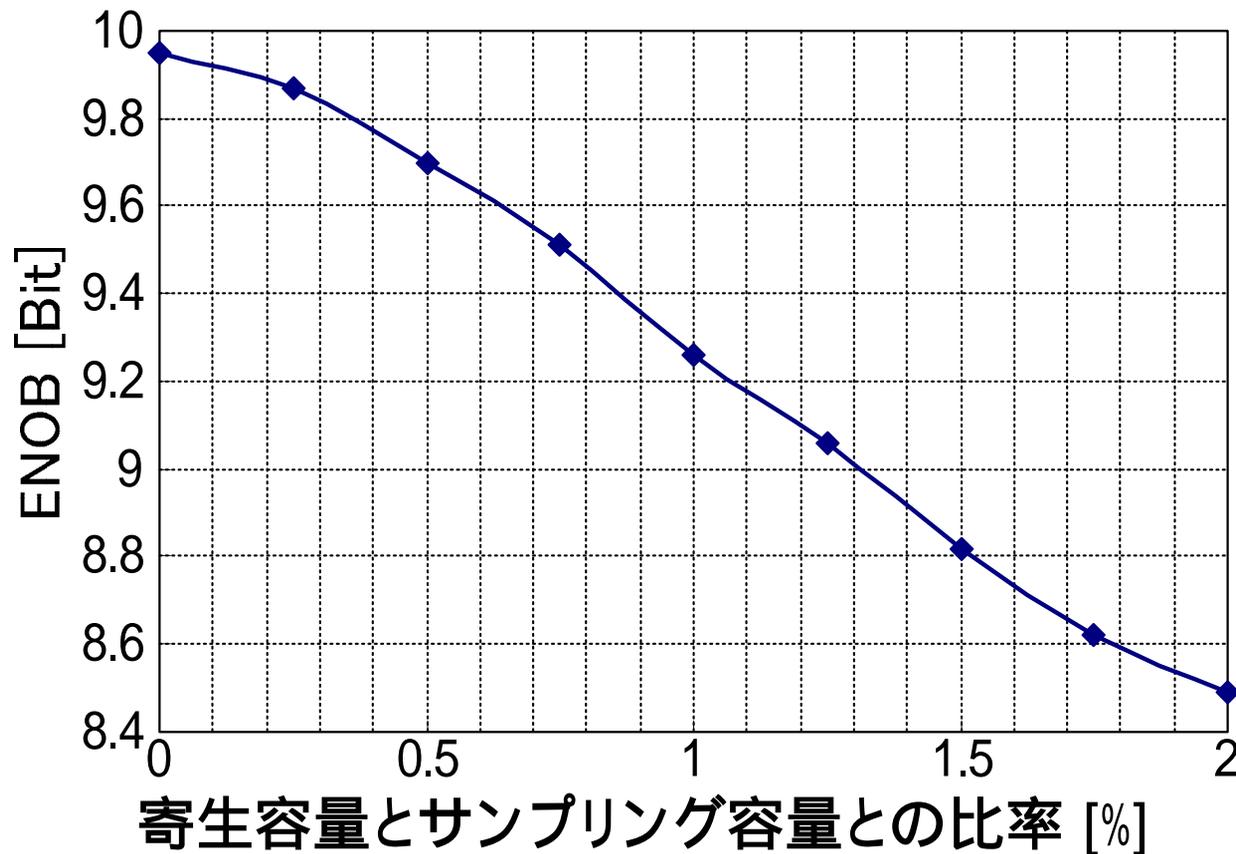
寄生容量による補間信号の誤差

- 寄生容量の影響によって補間された信号の範囲が狭くなっている

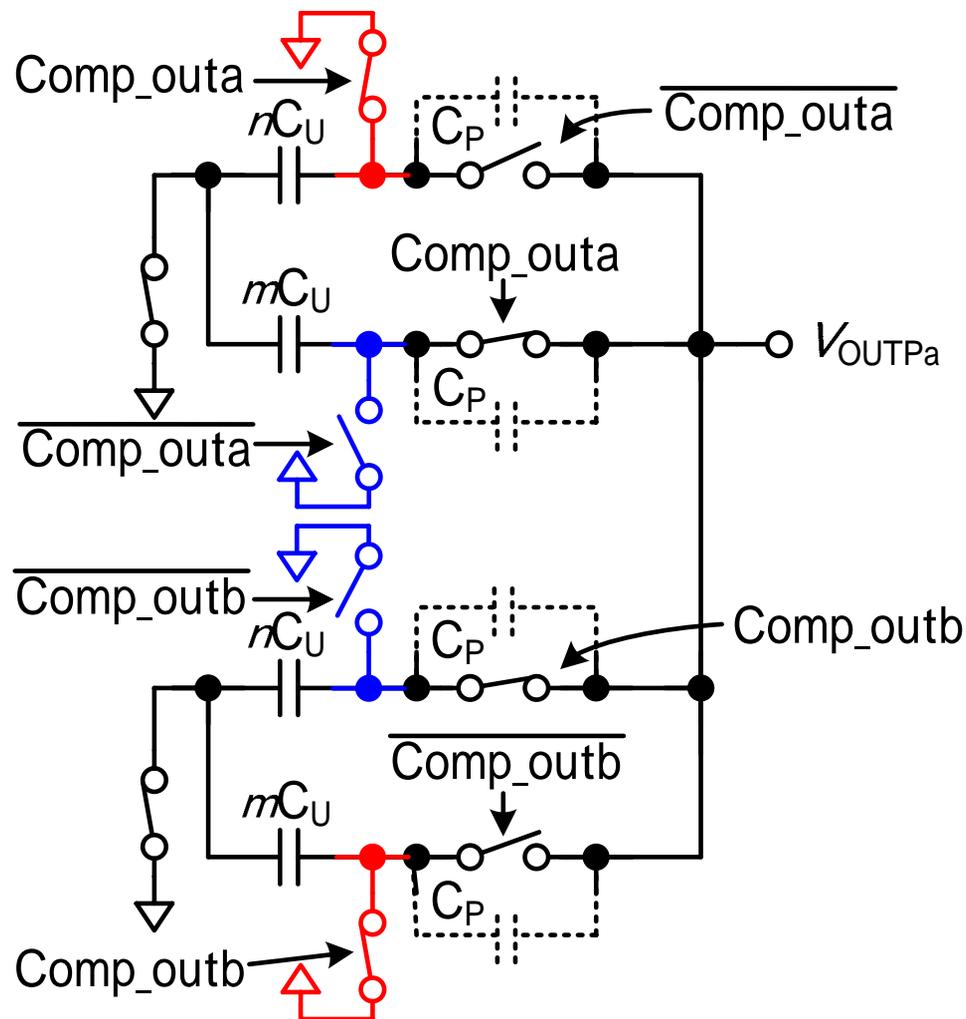


寄生容量による性能悪化

- ビヘイビアモデルを用いて寄生容量(C_p)の影響を確認
- C_p が C_U (単位容量)の0.75倍ぐらいになるとENOBが0.5低下
 - ENOB: ADCが実際に変換出来る分解能

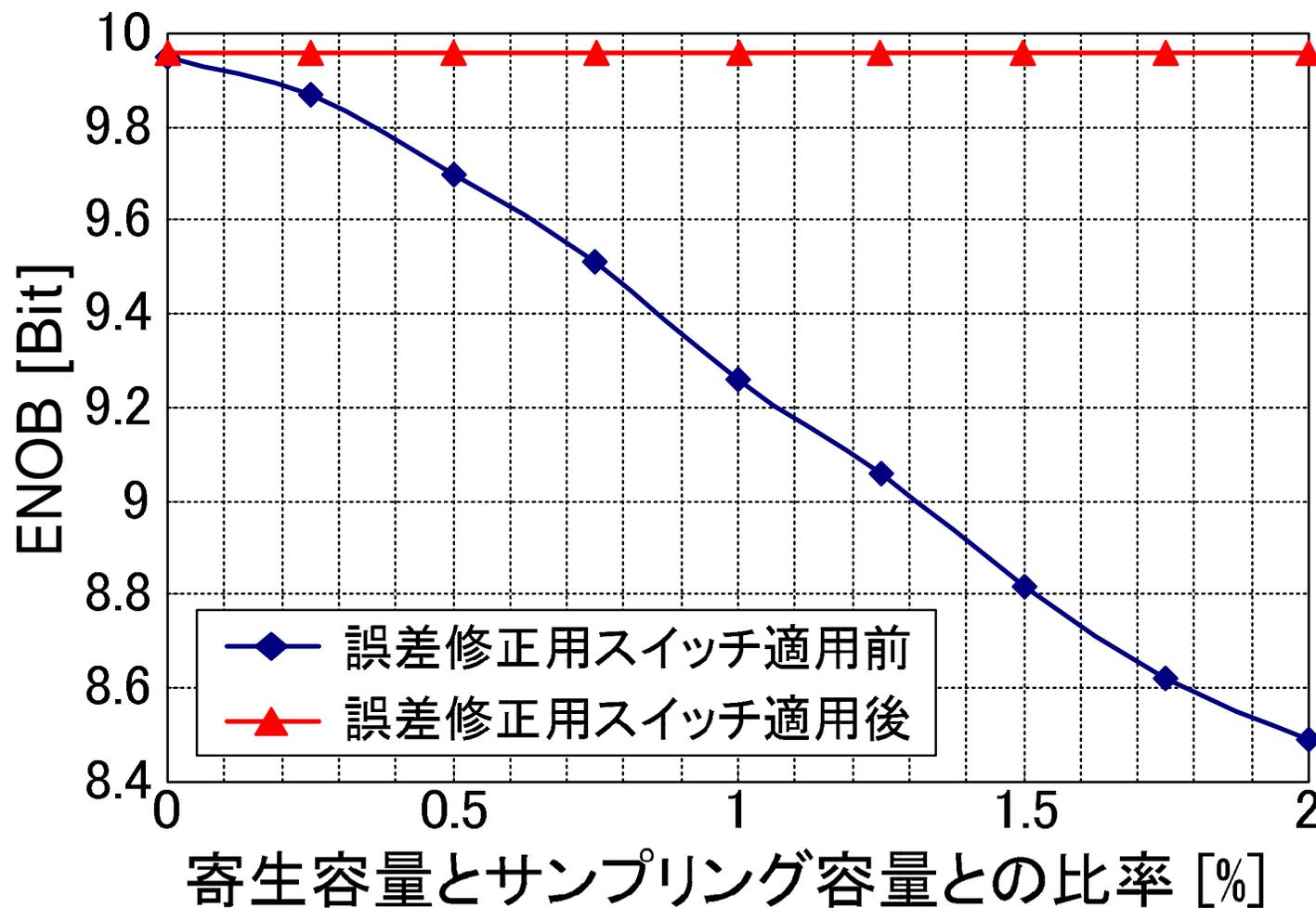


- 結合容量が生じないようにレイアウトに気をつける
- 電位固定用スイッチを追加する

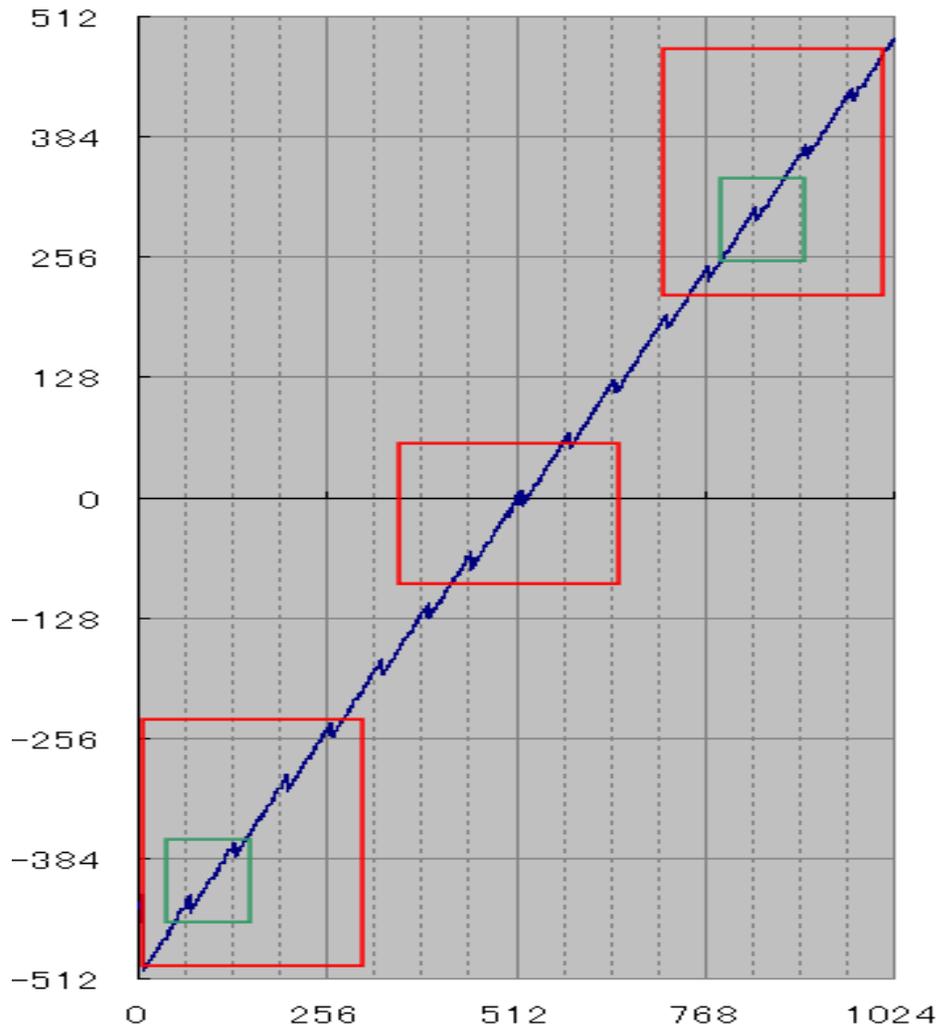


対策を適用した結果

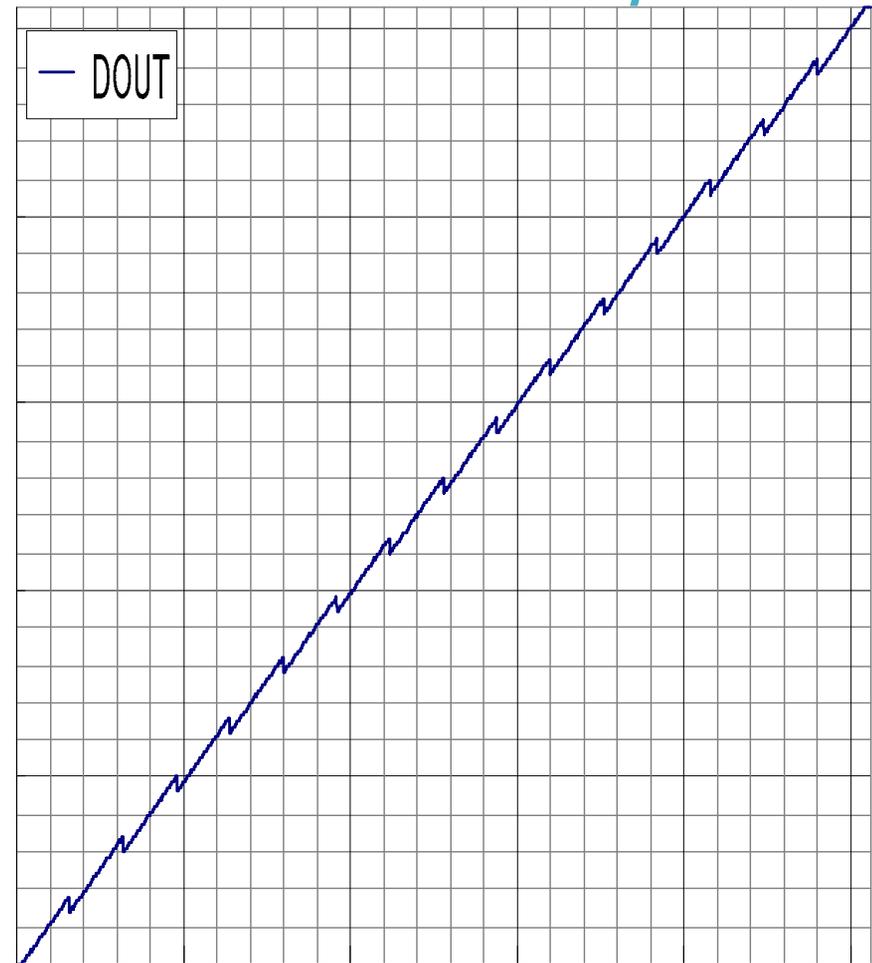
- 寄生容量が大きくなってもENOBが劣化しない



- 補間型パイプラインADCにおいて容量DACは補間動作信号を生成する重要な回路
- スイッチ両端間の寄生容量は容量DACの結果に誤差を生じさせる
 - 寄生容量はMOSFETの構造、配線及び電磁気力結合によって生じる
 - 寄生容量と単位容量の比が0.75:1ぐらいになると有効ビットが0.5LSB低下
- 電位固定用スイッチの追加で誤差を抑制する事が可能



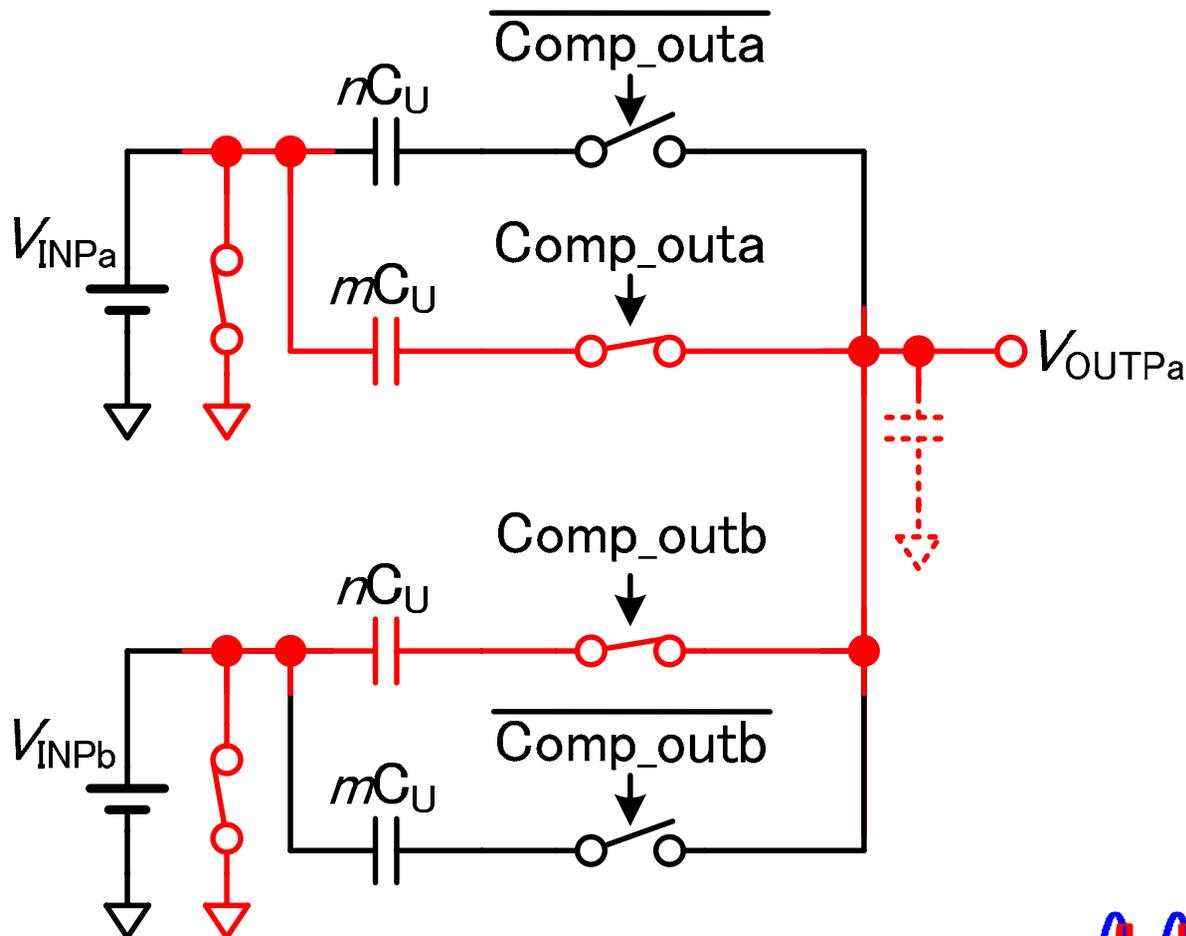
<測定結果>



<シミュレーション結果>

出力ノードの寄生容量

$$V_{\text{OUTPa_err}} = - \frac{(mV_{\text{INPa}} + nV_{\text{INPb}})C_U}{(m+n)C_U + C_P}$$



出力ノードの寄生容量

- 信号の傾きが変わっているだけ

