

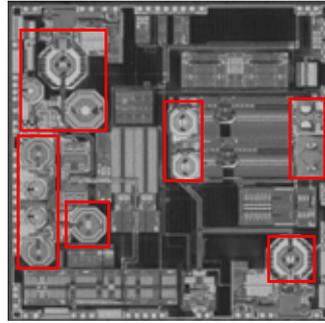
1 研究背景

トランジスタはスケールリングにより微細化、高性能化



[1] http://rikunabi-next.yahoo.co.jp/tech/docs/ct_s03600.jsp?p=000890

無線送受信機のチップ写真

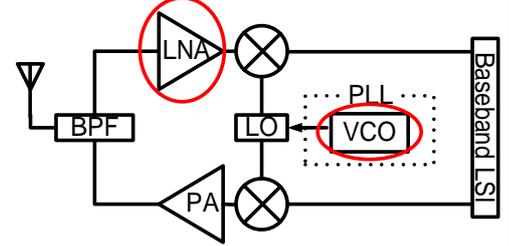


[2] Bernard Tenbroek, et. al., ISSCC2008

受動素子の面積が相対的に大きくなった

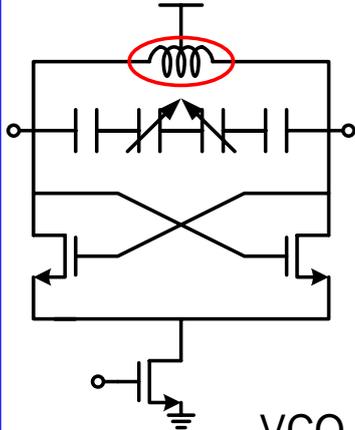
本研究ではRFフロントエンドのLNAとVCOにおいて回路の小面積化を試みた

RFフロントエンド

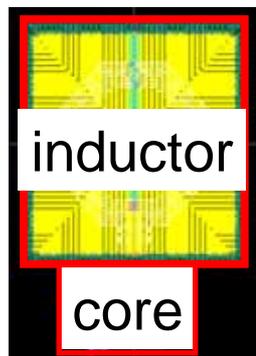


2 VCOとLNAにおけるインダクタ面積

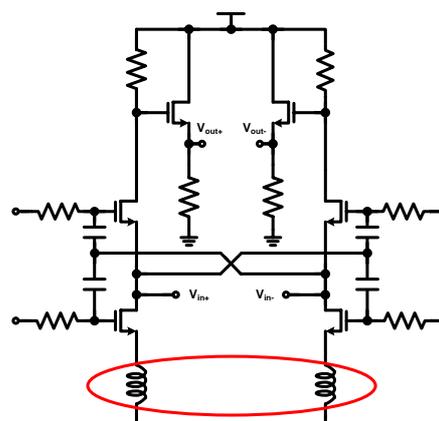
VCOの回路図



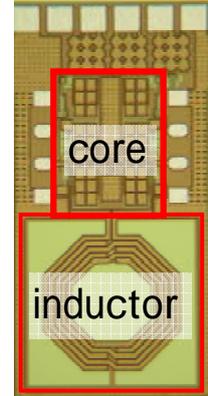
VCOのレイアウト



LNAの回路図



LNAのチップ写真



VCO、LNA共に面積の大半をインダクタが占めている

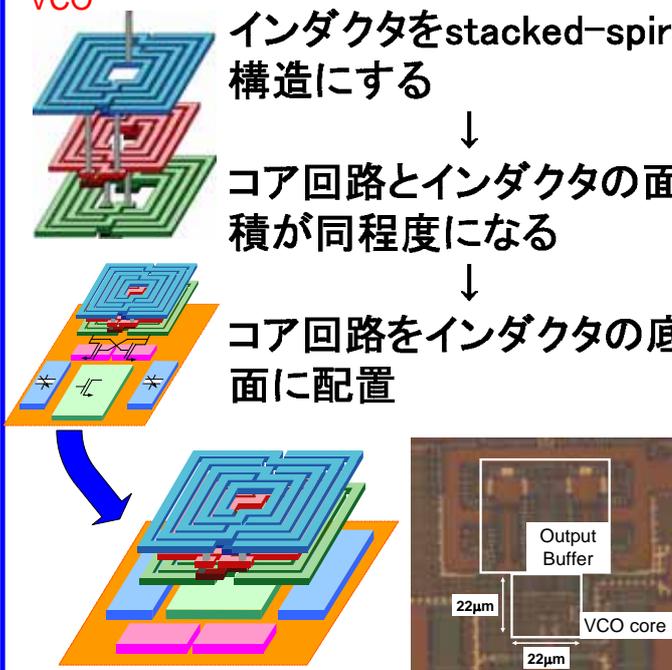
3 インダクタ構造の変化

VCO

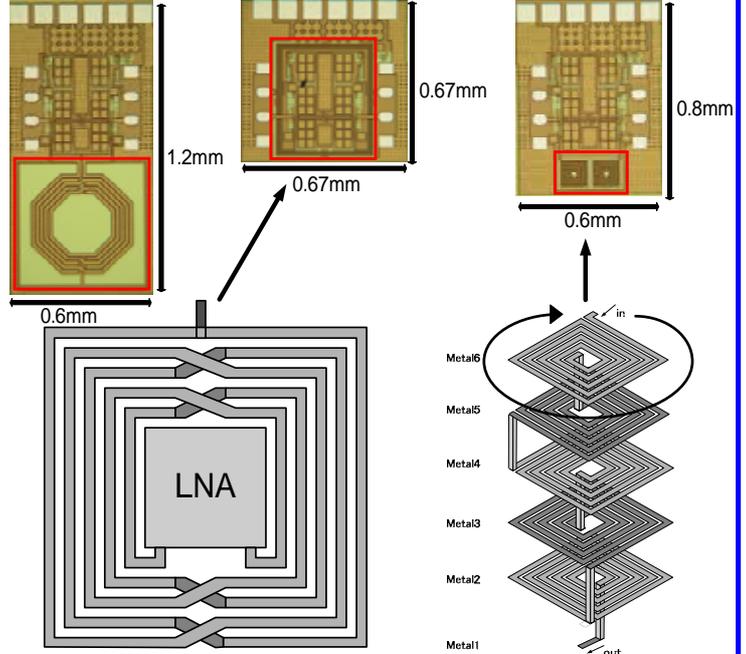
インダクタをstacked-spiral構造にする

コア回路とインダクタの面積が同程度になる

コア回路をインダクタの底面に配置



LNA



面積64%削減

面積62%削減

課題

インダクタとコア回路のカップリングの影響を解析する必要がある