

入力信号レンジがSAR ADCの性能に 与える影響に関する研究

李 賢義, 宮原 正也, 松澤 昭

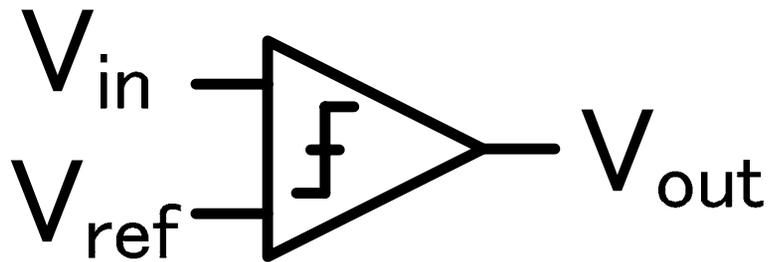
東京工業大学大学院 理工学研究科
電子物理工学専攻
松澤・岡田研究室

- 研究背景
- 回路構成及び動作、ノイズ
 - コンパレータ及びSAR ADC
- 入力信号振幅の影響
 - 理論計算
 - シミュレーション結果との比較
- まとめ

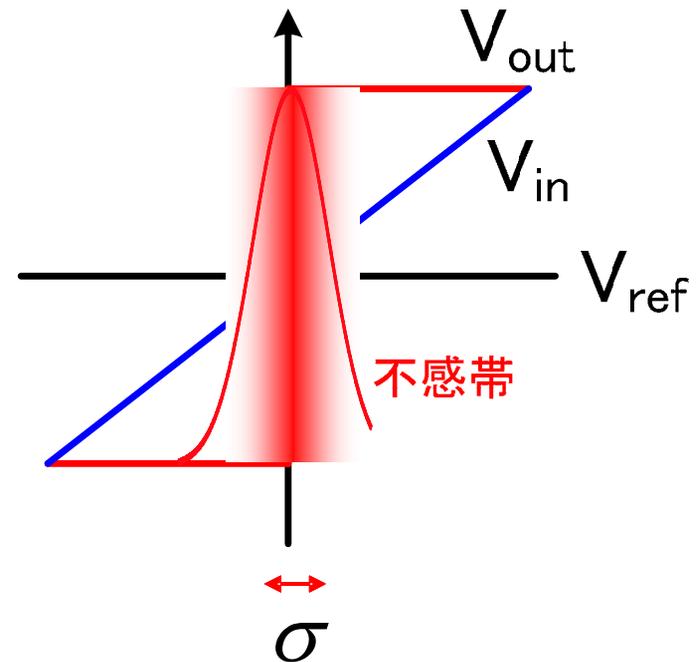
- SAR ADCの特徴
 - S/H回路、容量DAC、コンパレータだけで構成されるシンプルな構造
 - オペアンプが不要で低消費電力動作可能
 - インタリーブ構成で低動作速度を克服可能
- コンパレータノイズによる性能変動解析がすでに行われているが、入力信号がフルレンジを想定している [1]
- 実動作に近い解析を行うため、**入力信号振幅の変動を考慮した解析を行う**
 - 振幅が変わるとコンパレータノイズの影響を受ける確率が上昇
 - 理論式で影響を計算
 - ビヘイビアモデルで理論式を検証

[1] 吉原 慶 *et al.*, 電子情報通信学会 ソサイエティ大会, Sep, 2008, C-12-18

- ノイズの影響により、コンパレータの出力が変化するタイミングが幅を持つようになる
 - ：コンパレータノイズの標準偏差

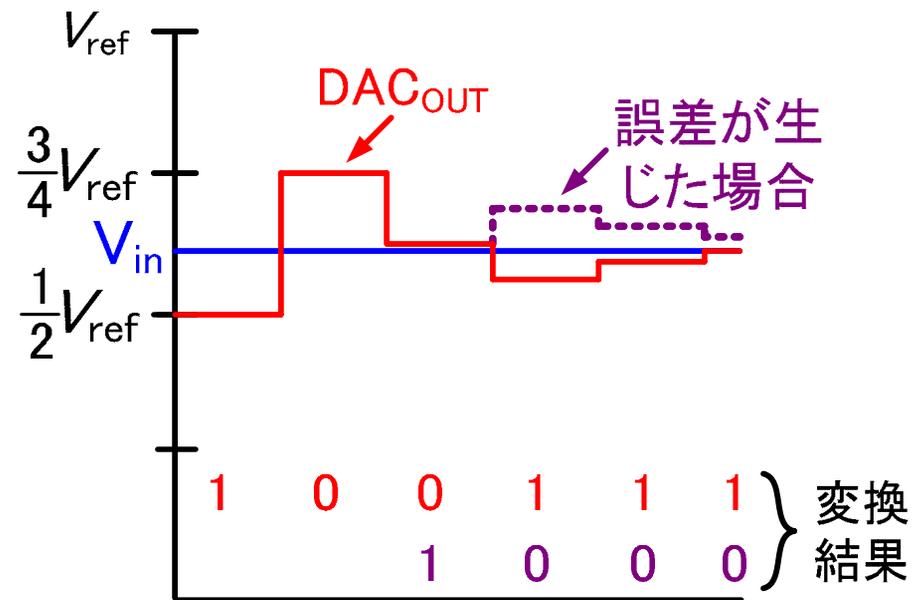
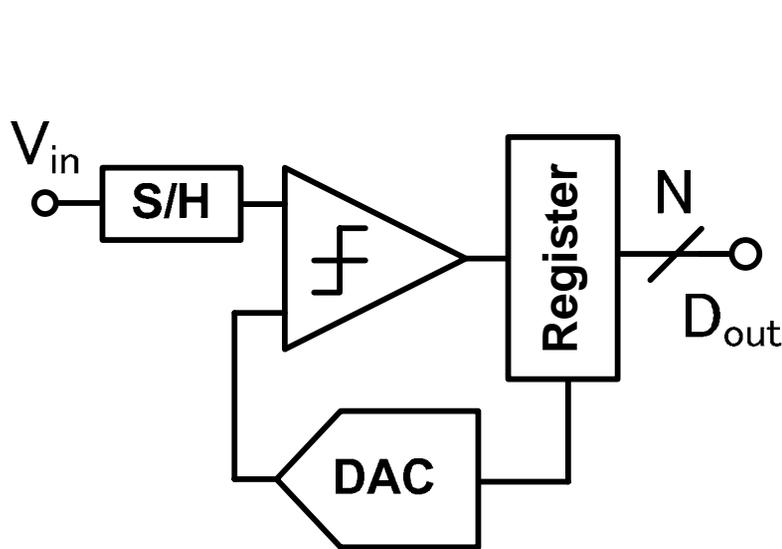


(a) コンパレータブロック図



(b) ノイズの影響

- S/H、DAC、コンパレータ、レジスタで構成
- DACの出力と入力を比較してMSBから順次に決めて行く
- **下位の変換**ではノイズによる**変換誤差を起こす確立が高い**

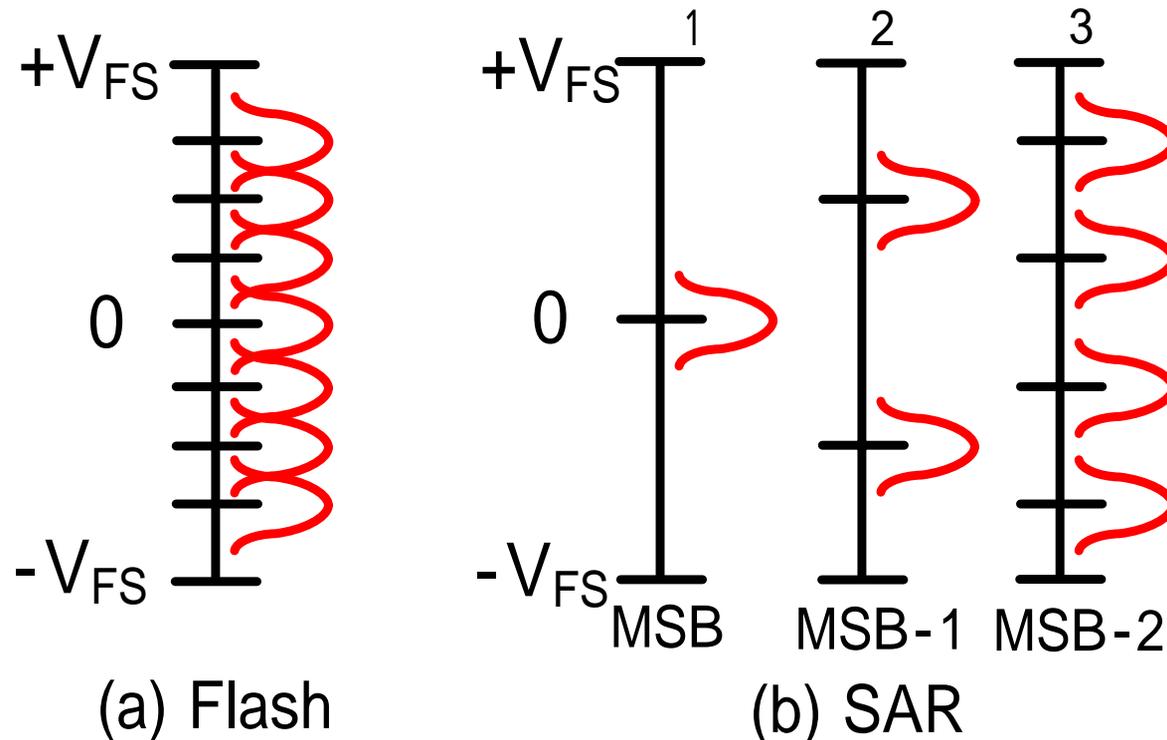


(a) SAR ADCのブロック図

(b) 変換動作

- FlashとSARでのコンパレータノイズの影響を示す
- 入力信号の振幅がフルレンジであれば、ノイズの影響は同じであることがすでに発表されている [1]

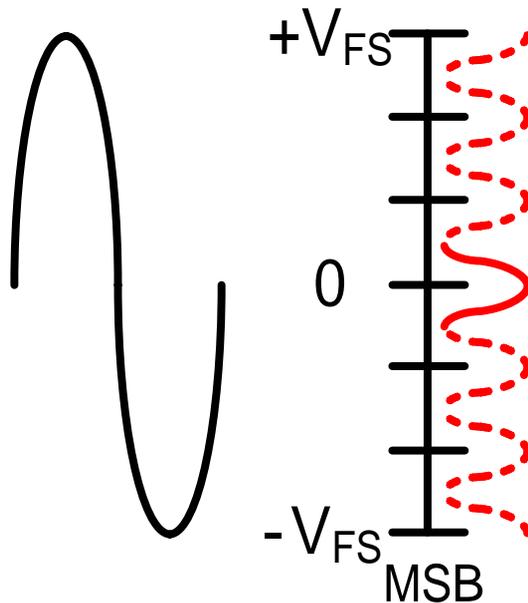
∩ : コンパレータノイズの影響



入力振幅による影響の変化

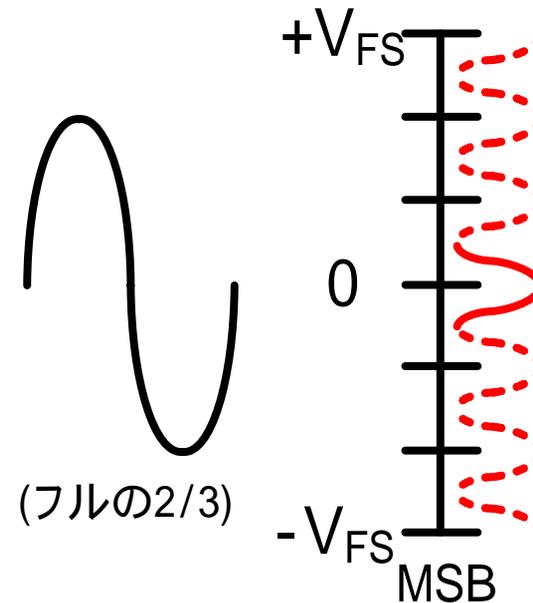
- 入力信号振幅が小さくなると変換のときコンパレータノイズの影響を受ける確率が増加
- 入力信号振幅が1/3減ったことによって確率が約8%上昇

MSBでノイズの影響を受ける確率は17%



(a) フルレンジ入力

MSBでノイズの影響を受ける確率は25%



(b) 縮小された入力

- SAR ADCのノイズパワー

- σ : コンパレータノイズの標準偏差
- σ_i : i 番目の変換動作時のコンパレータノイズ

- ノイズパワー: $\sum_{i=1}^n \frac{1}{2^{n+1-i}} \sigma_i^2 \xrightarrow{\sigma_i = \sigma} \sigma^2$

- SNRの理論値計算

- ノイズパワー: σ^2 , 量子化ノイズ: $\frac{1}{12} \left(\frac{V_{ref}}{2^n} \right)^2$, 信号電力: $\frac{1}{2} \left(\frac{V_{ref}}{2} \right)^2$

- $SNR = 10 \left[\log(12 \cdot 2^{n-3}) - \log \left\{ 1 + 12 \left(\frac{\sigma}{V_{ref} / 2^n} \right)^2 \right\} \right]$

- 入力信号の振幅が小さくなるとMSBノイズの影響を受ける確立が増加するため、それを考慮した式が必要

- P_{MSB} : MSBの変換でノイズの影響を受ける確率
- V_{in} : 信号振幅、 V_q : 量子化ステップ

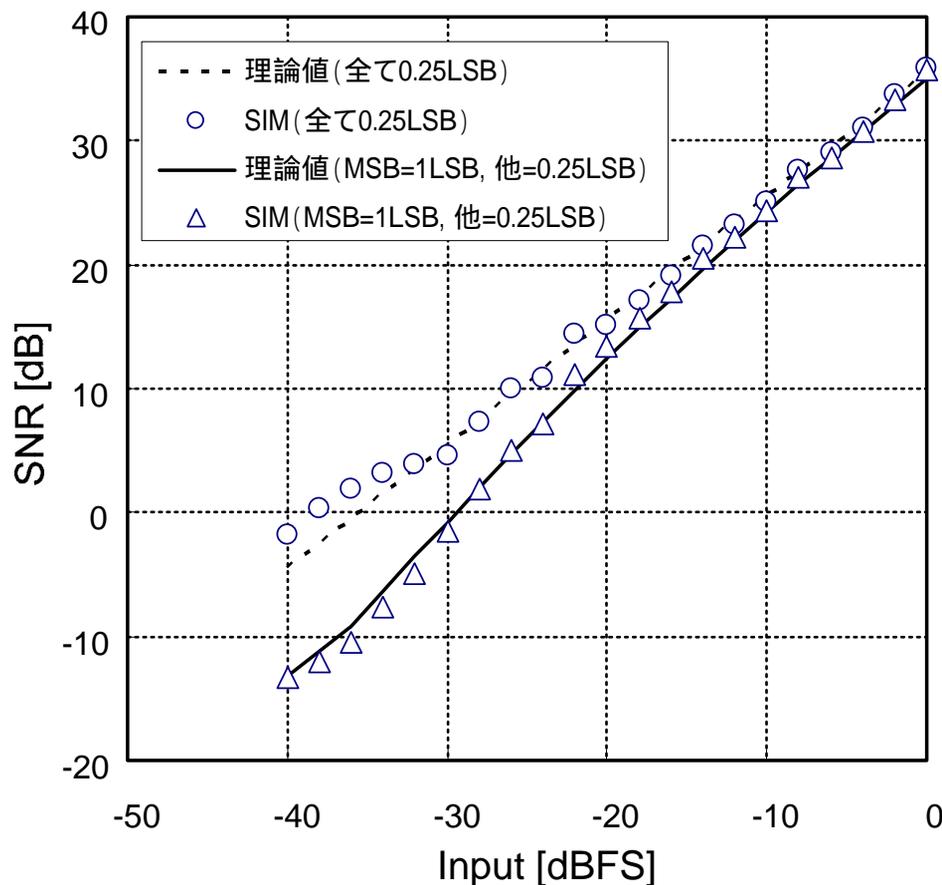
$$\left. \begin{aligned} - P_{MSB} &= \frac{V_q}{V_{in}}, V_{in} > V_q \\ P_{MSB} &= 1, otherwise \end{aligned} \right\}$$

- 入力信号振幅を考慮したノイズ量を計算すると

- v_{n_MSB} : MSB変換時のコンパレータノイズの 値
- v_{n_o} : その他の変換時のコンパレータノイズの 値
- v_{n_t} : 全変換にわたって発生する総ノイズ量
- $v_{n_t}^2 = P_{MSB}v_{n_MSB}^2 + (1 - P_{MSB})v_{n_o}^2$

- 振幅縮小による確率変動を考慮した場合との比較結果
- 確率を考慮した方がノイズの影響を受けやすいのでSNRの劣化が激しい

入力信号振幅とSNRの関係



- SAR ADCでコンパレータノイズの影響を検討
 - 入力信号振幅の影響を考慮して、より現実的な解析
- 信号振幅とSNRの関係を確認
 - 理論式で計算
 - ビヘイビアモデルで検証
- 信号振幅が小さくなるとコンパレータノイズの影響を受ける確率が上がって、SNRの劣化が激しくなる事を確認
- SAR ADCを設計する場合、入力信号振幅も考慮して設計を行なう必要がある
- 今後より現実的なモデルを用いた解析が必要

- [1] 吉原 慶、宮原 正也、松澤 昭、"コンパレータノイズがA/Dコンバータの性能に与える影響に関する研究" 電子情報通信学会 ソサイエティ大会、Sep、2008、C-12-18
- [2] I. Mehr and L. Singer, "A 55-mW, 10-bit, 40-Msample/s Nyquist-Rate CMOS ADC," *IEEE JSSC*, vol.36, no.3, pp.318-325, March 2000.
- [3] J. Park, H.J. Park, J.W. Kim, S. Seo and P. Chug, "A 1mW 10-bit 500KSPS SAR A/D Converter," *IEEE ISCAS*, pp.581-584, May 2000.
- [4] M. Boulemnakher, E.Andre, J.Roux and F. Paillardet, "A 1.2V 4.5mW 10b 100MS/s Pipeline ADC in a 65nm CMOS," *ISSCC Digest of Technical Papers*, pp.250-611, February 2008.
- [5] V. Giannini, P. Nuzzo, V. Chironi, A. Baschiroto, G. Van der Plas and J. Craninckx, "An 820uW 9b 40MS/s Noise-Tolerant Dynamic-SAR ADC in 90nm Digital CMOS," *ISSCC Digest of Technical Papers*, pp.238-610, February 2008.