

# 「アナログ難しそう、でも何が難しいの？」

東京工業大学

大学院理工学研究科  
電子物理工学専攻

松澤 昭

# 内容

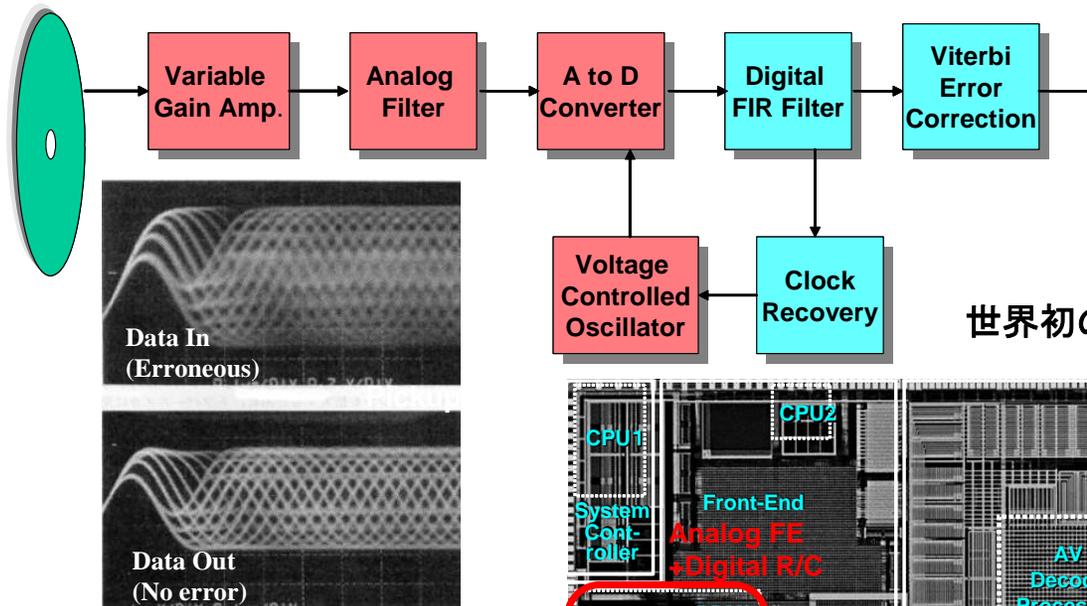
---

- アナログ設計の重要性
- アナログ設計の難しさ
- アナログ設計ツール
- アナ・デジ混載SoC開発のポイント
- アナログ設計者になるには
  
- 会場からの質問

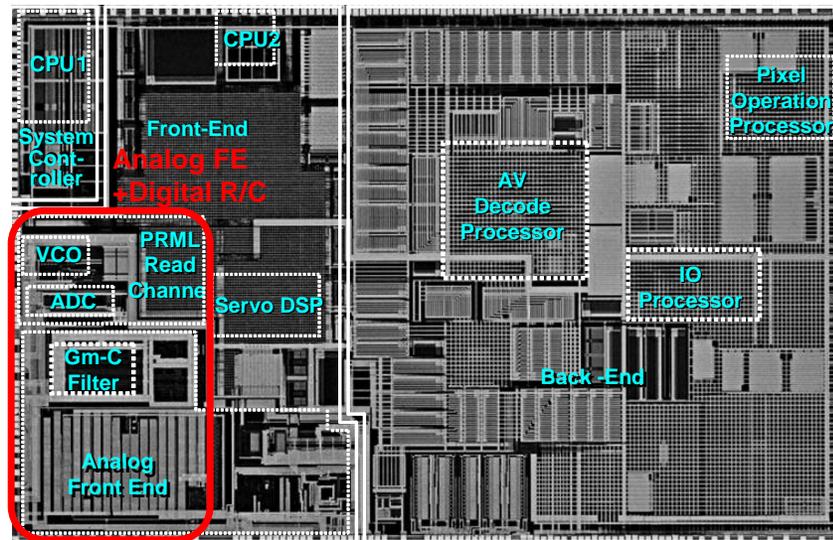
# アナログの重要性

## DVDシステムにおけるアナログ・デジタル混載回路

DVDからの信号をアナログ処理後A/D変換し、デジタル処理を行うことでDVD信号をきれいにし、誤りの無い再生を行っている



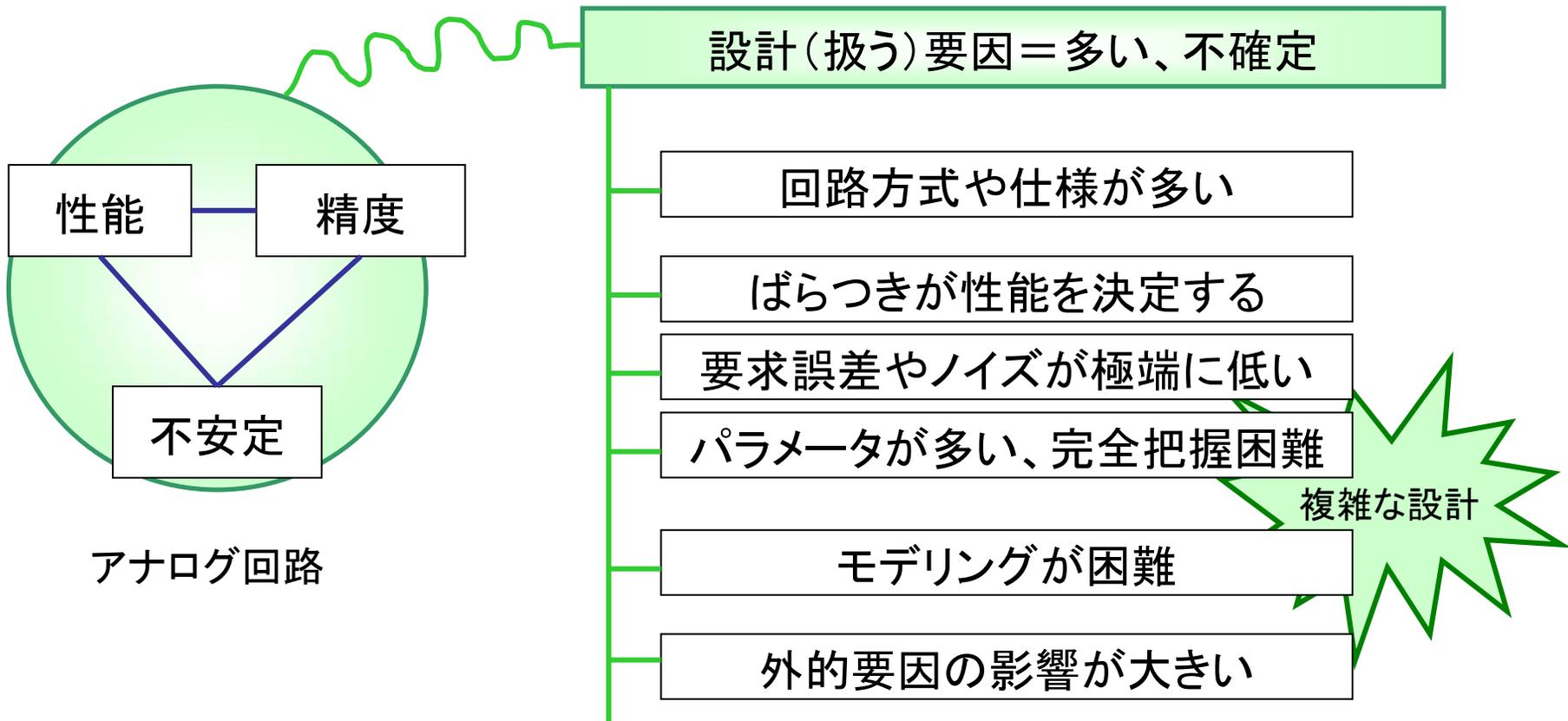
世界初のDVD用アナ・デジ混載完全ワンチップSoC





# アナログの難しさ

- ①感度が高い=不安定な回路を利用している事
- ②性能と精度が直結している事

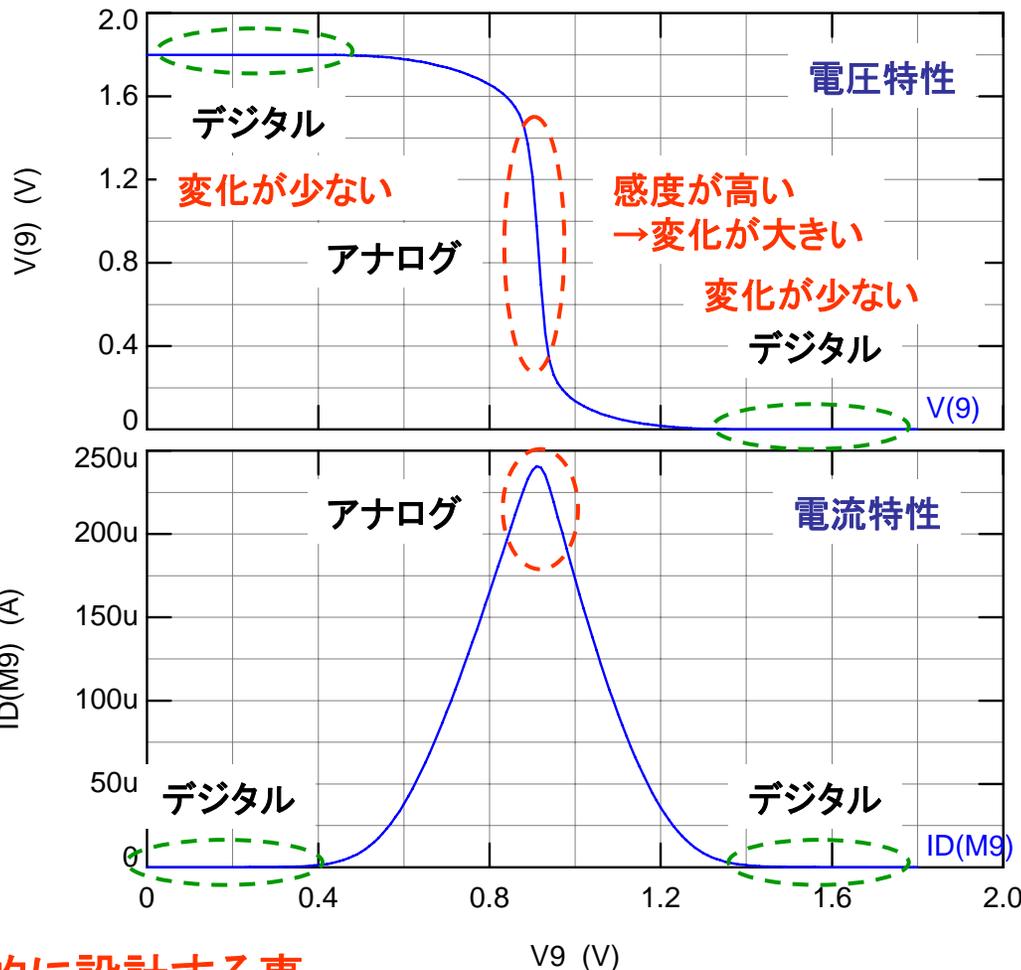
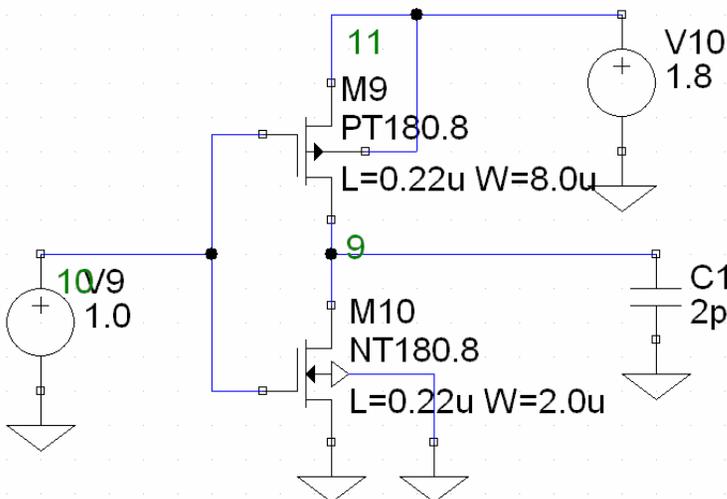


# デジタル回路とアナログ回路(困難①)

同じ回路でもデジタルとアナログでは使用方法が異なる。  
アナログは感度が高いことが必要であり、これは不安定ということでもある。

デジタル: 変化が少ない安定領域  
高い電圧マージンを得るため  
貫通電流をゼロにするため

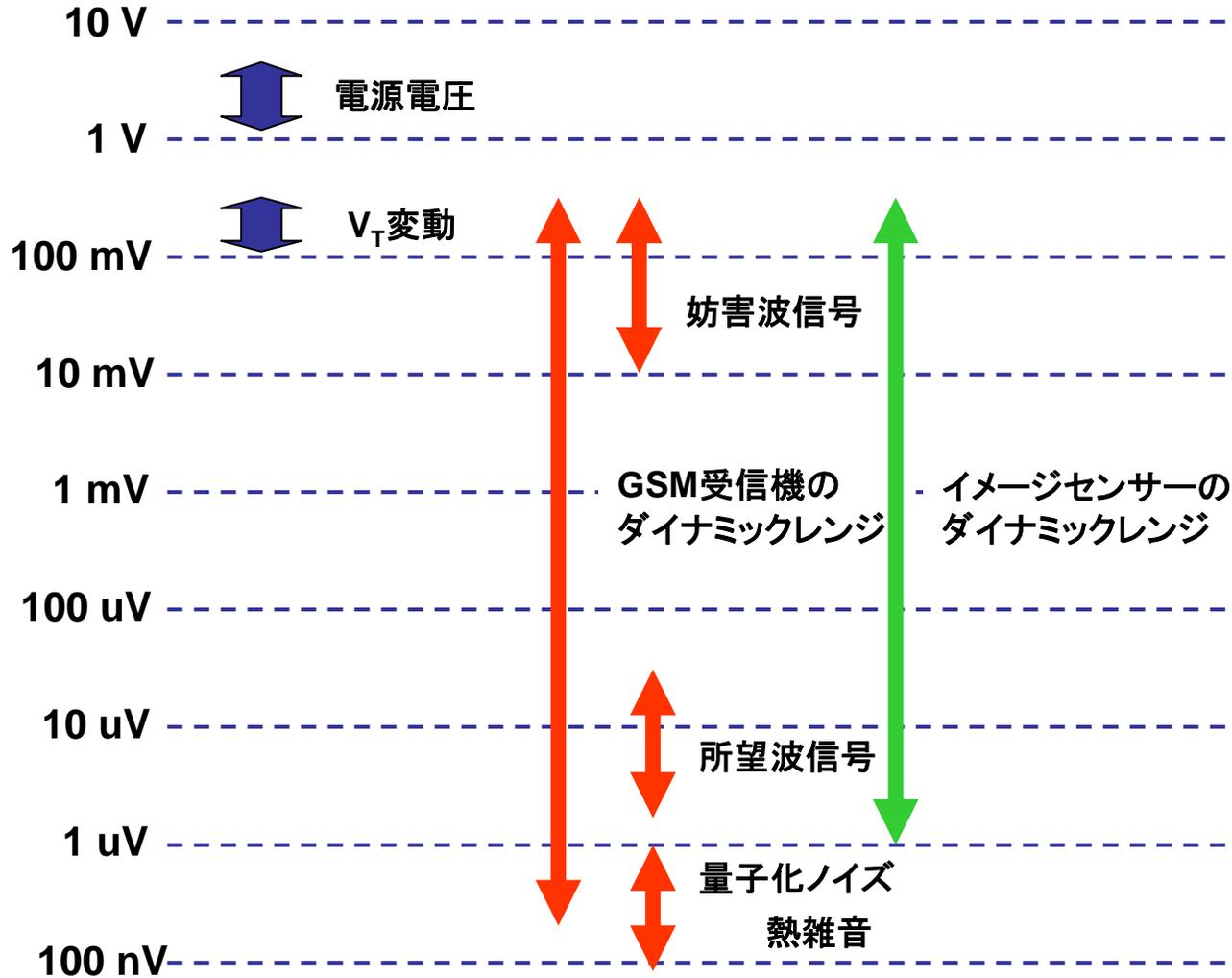
アナログ: 変化が大きい不安定な領域  
高い利得を得るため



困難(①) = 不安定なものを安定的に設計する事

# アナログの難しさ: 精度の範囲

デジタル回路での精度はせいぜい2桁程度だが、  
アナログ回路では(不安定な回路で、もの凄い) 7桁の精度が必要



# 精度の改善

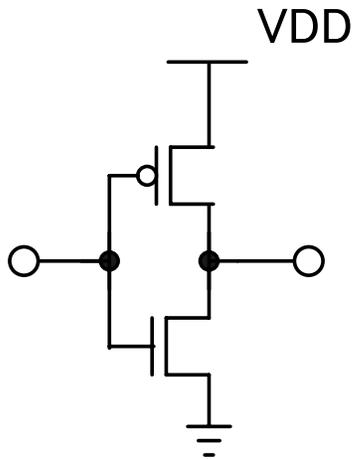
回路技術の進歩により精度は3桁向上。

しかし、素子の絶対精度よりも相対精度(マッチング)が重要になる。(デジタルには無い概念)

## シングル増幅

$V_T$ 変動が直接影響する

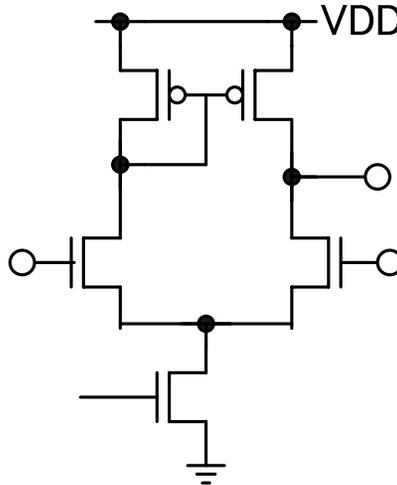
+/- 150 mV程度の精度



## 差動増幅

$V_T$ 変動が直接影響しない  
 $V_T$ ミスマッチが精度を決定

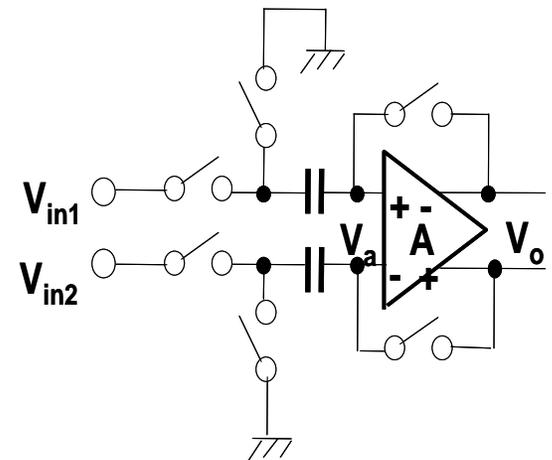
+/- 10 mV程度の精度



## ミスマッチキャンセル

$V_T$ ミスマッチが直接影響しない  
クロストークバランスが影響

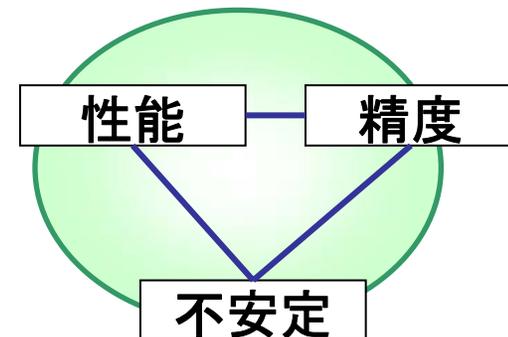
+/- 100 uV程度の精度



バランス(差動)を保証する設計は非常に困難  
レイアウト依存性(Xtalkのバランス、相対バラツキ「ずれ！」等)

# アナログの難しさ(2)

## 性能&精度(&不安定)のトレードオフ



- 方式が多い
- 仕様が多い

- ばらつきが性能を決定する
- 要求誤差やノイズが極端に低い
- 基板や、電源などの配線が性能に関わる
- LSIの外部の回路が性能に大きく関わる
- デジタルノイズの影響が大きい

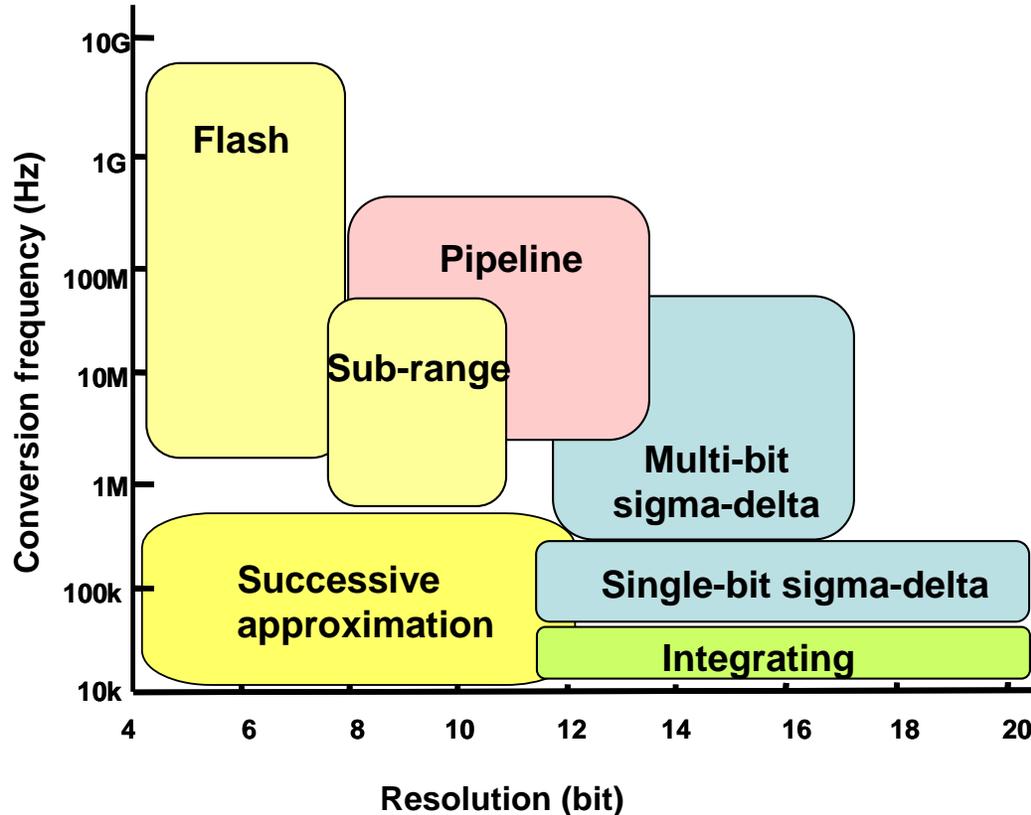
- 微細化が性能向上に必ずしも寄与しない
- 低電圧化により使用できない回路が増えている

- あり合わせのデジタルプロセスで作らないといけない
- その上、限界性能を要求するから……

- 複雑なトレードオフ
- パラメータが多く、しかも完全には把握できない
- モデリングが困難  
(精度とシミュレーション速度)
- シミュレーションが困難
- 設計法が不明確

# アナログの方式は多い

一つの機能(例えばADC、一つ)に対して、複数の方式がある。  
SoCにADCを搭載したい! といっても、どの方式をとるのか見極めが必要。

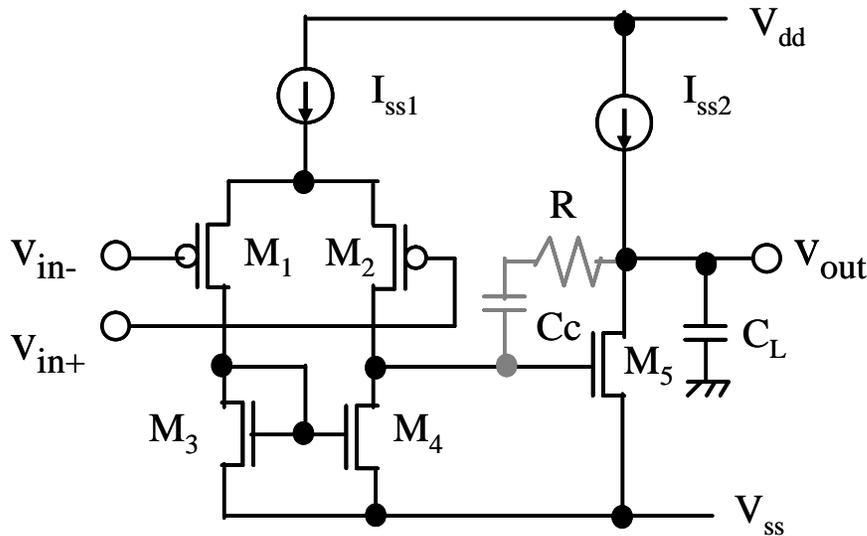


機能方式によって、要求されるプロセス性能(バラツキ等)が異なる。  
一概で、ズバツと言えない事がアナログ設計者の悩み。  
どんなプロセスが良いの、どのパラメータを重視するの等..

# アナログ回路の仕様

こんな簡単な回路でも多くの仕様があり、設計を難しくしている。

OPアンプ回路



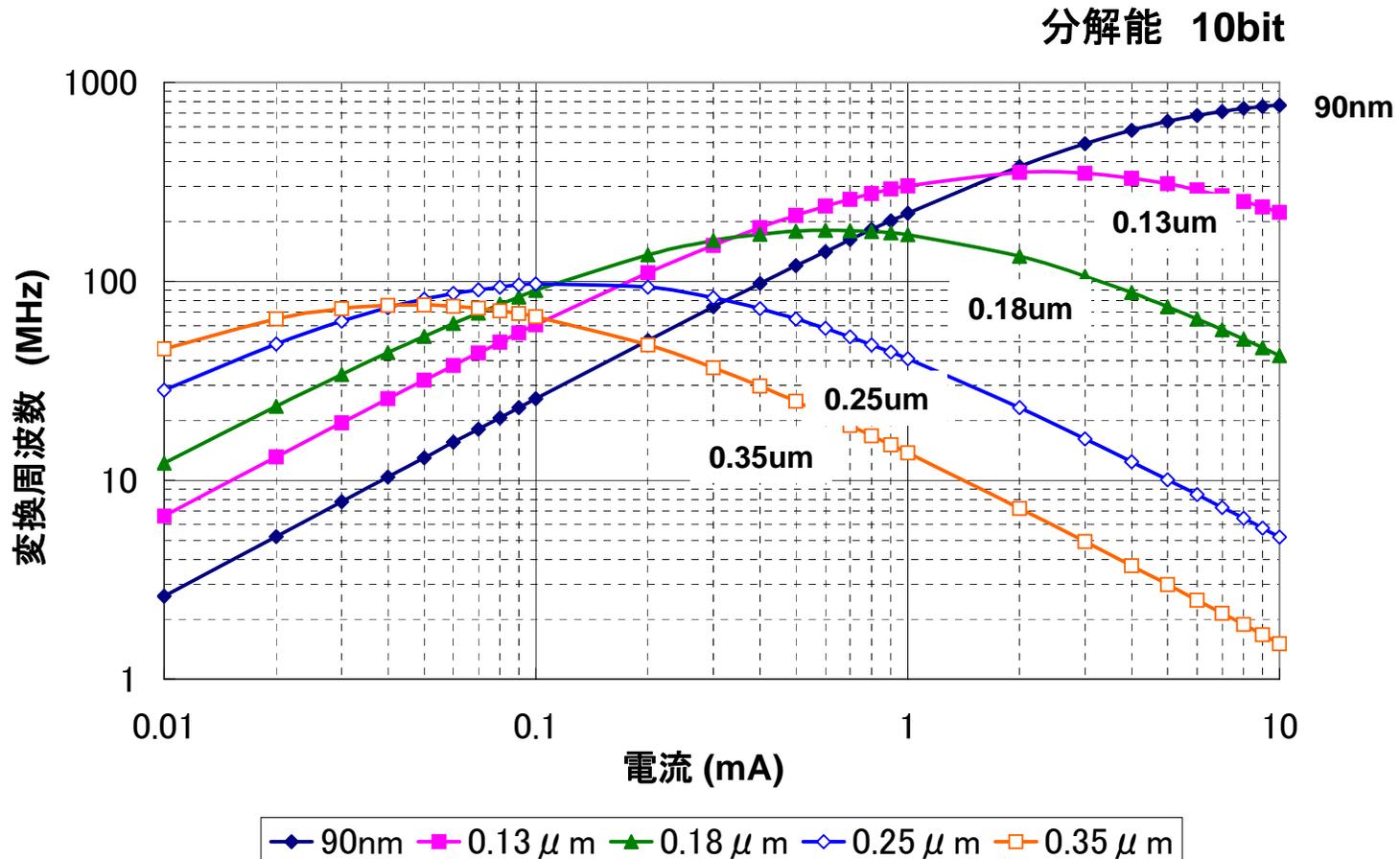
仕様の一例

仕様	参考値
電圧利得	80dB
入力信号レンジ	0V~Vdd-1.2V
出力信号レンジ	0.3V~Vdd-0.3V
オフセット電圧 (システムティック)	0.1mV
オフセット電圧 (ランダム)	2mV (標準偏差)
同相入力電圧除去比	80dB
電源電圧変動除去比	60dB(1kHz)
出力抵抗	100 ohm (Buffer)
スルーレイト	20V/us
利得帯域幅積	100MHz
等価入力雑音電圧	100nV/(Hz) <sup>1/2</sup>
最低動作電圧	2.5V
消費電力	1mW
占有面積	0.03mm <sup>2</sup>

仕様は設計で満たすべき必須条件  
設計者は全ての仕様を同時に考える必要がある！

# パイプライン型ADCの分解能毎の消費電流と変換速度限界

高分解能では微細化するほど信号振幅が下がり、容量が大きくなるので変換周波数は下がる。  
→微細化はアナログ特性の向上に対して必ずしも有効ではない。



# アナログ設計ツール

- ツールは発展途上
  - シミュレーション方法が未開拓
- ツールがあってもデータが無ければ
- フローが重要

シミュレーション

必要精度vs要求モデリング

必要精度vsシミュレーション時間

必要精度vs要求パラメータ

# アナ・デジ混載SoC開発のポイント

- アナログ回路を減らし、アナログへの要求性能も緩くする
  - できるだけデジタル回路を用いる
  - 過度に性能の高いアナログ回路を用いない
- デジタル補正技術を用いる
- アナログ性能が良く、データが豊富なプロセスを用いる
  - 高精度デバイス
  - Deep Nwell(基板ノイズ対策)
- 十分なシミュレーションの実施
  - アナログを含んだシステムレベルの検証
  - ポストレイアウト検証
- 実績のある開発者を用いる
- 必要な開発時間をかけ開発手順を守る
- デザインレビューの充実

搭載したアナログは  
デリケートに扱う事！

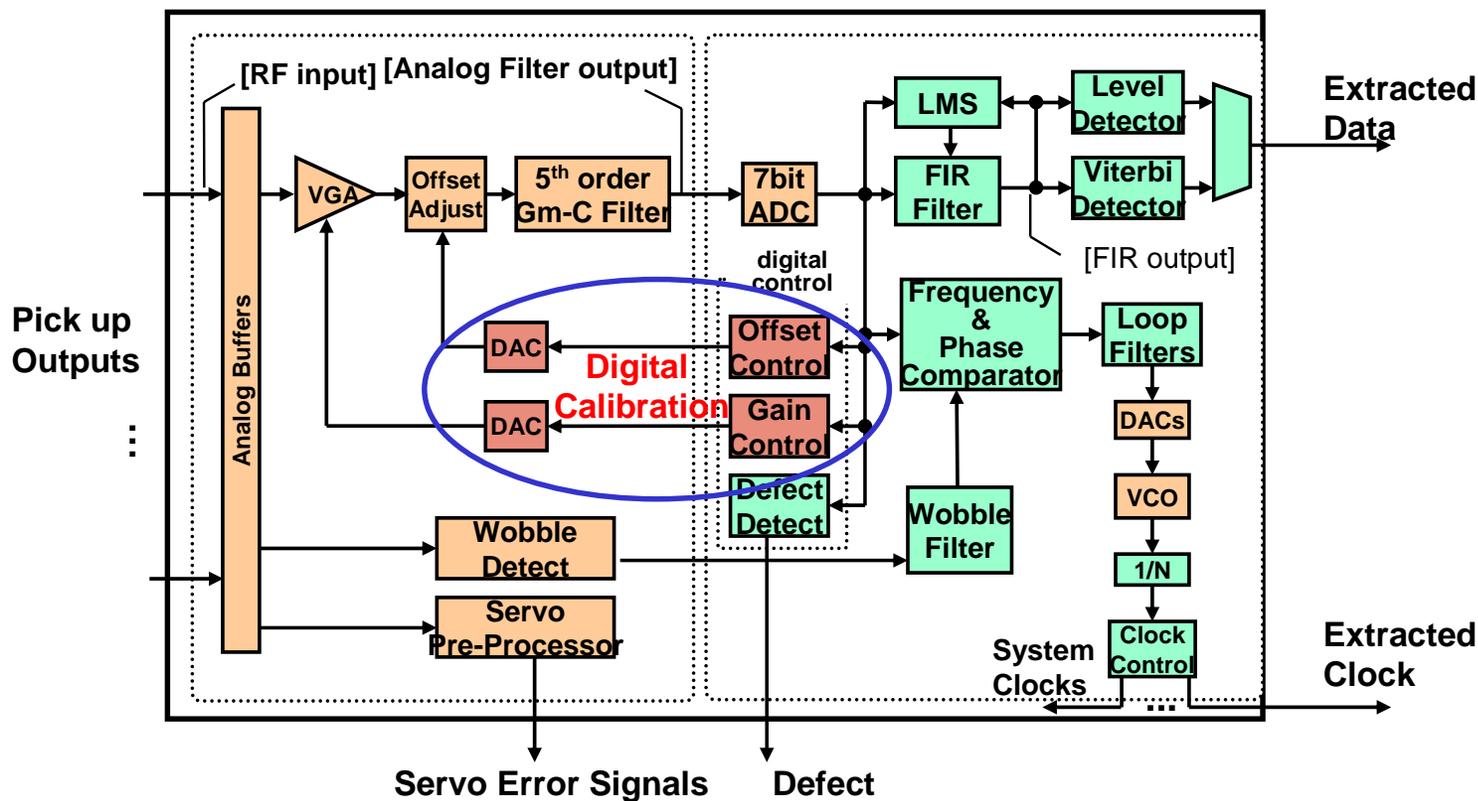
干渉、電源電圧保証、  
メタル密度と容量

# アナ・デジ混載SoCでのデジタル補正技術

SoCは開発期間の短縮と安定動作が求められる。

→不確定なところや、ばらつくところにはあらかじめデジタル補正回路を入れておく。

SoCは高性能マイコンがあるので容易に実現可能



# アナログ素子のデジタル的使い方

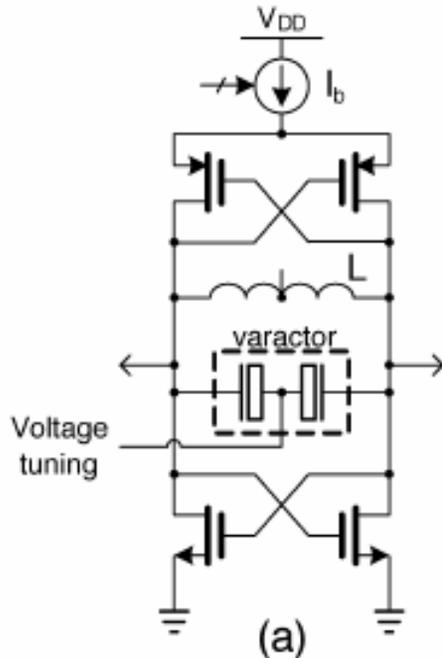
電圧制御発振器は発振周波数を制御するために電圧可変容量素子を用いていた。しかしながら電圧によって容量が変化し易いということはノイズに弱いということである。そこで、電圧ではなくスイッチにより個数を切り替えて容量を変化させるという提案がある。

アナログ的な容量調整

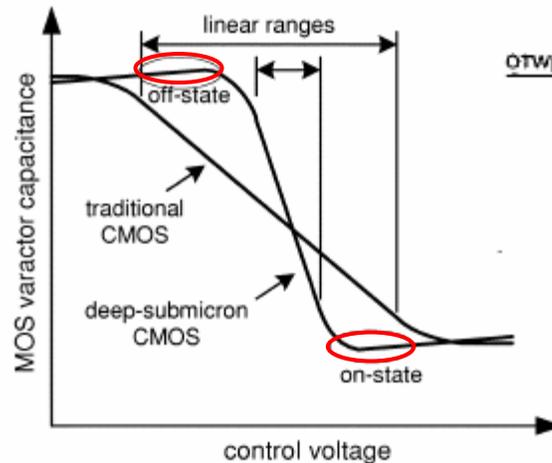
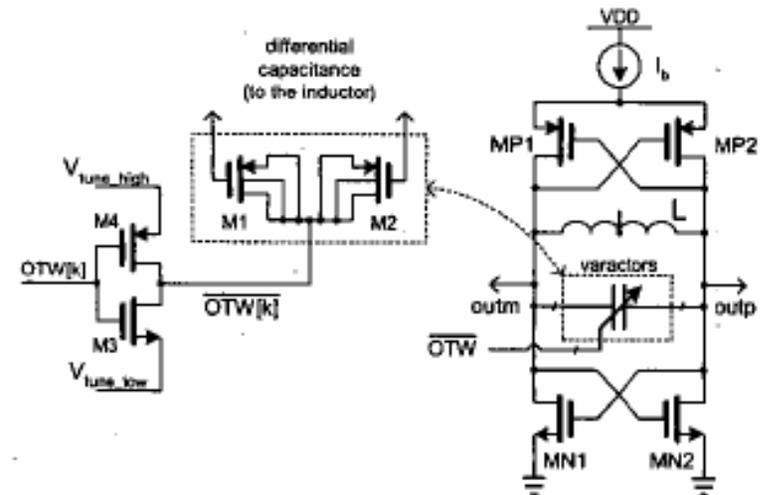


デジタル的に容量調整

VCO



DCO



# アナログ設計者になるには

## 知識

- 基礎
- 周辺

## 解析と合成は別

## 経験

- 失敗の克服
- 成功経験

## 才能

- スポーツや芸能・技能と同じ
- 論理的な思考
- 直感

## 根気

- めげない

## ポジティブ

- でないと、やっていけない。

## 感性

- 美しい
- おもしろい