

# 容量感度スケーリングを利用した微調整可能デジタル制御発振器

Digital Controlled Oscillator Utilizing Capacitance Spatial Sensitivity in Distributed Resonators

チャイヴィパース ウィン  
Win Chaivipas

岡田 健一  
Kenichi Okada

松澤 昭  
Akira Matsuzawa

東京工業大学 理工学研究科 電子物理工学専攻  
Department of Physical Electronics, Tokyo Institute of Technology

## 1. はじめに

近年 All Digital Phase-Locked Loop (ADPLL) の技術の向上により、高周波数の周波数シンセサイザの実現が可能となった。通常のチャージポンプ型 PLL と比較して、ADPLL は低電圧動作が可能であり、また、CMOS プロセスの微細化により、低消費電力化および小面積化が可能である。しかし、現状では種々の課題の解決が必要である。一つの課題として、発振信号を発生させるデジタル制御発振器(Digital Controlled Oscillator: DCO)のチューニングステップの微細化がある。本論文では、伝送線路上の容量感度差を利用して、DCO の周波数可変ステップの改善を行う回路について提案する。実測において、容量の接続位置により、周波数ステップを 100 倍程度小さくできることを示す。

## 2. 容量の接続位置と伝送線路上での容量感度

DCO の周波数チューニングにはキャパシタと MOS スイッチが利用される。周波数ステップを細かくするためには、キャパシタ容量を小さくする必要があるが、MOS スイッチの寄生容量の以下には小さくできない。また、PVT (Process Voltage Temperature) 補償のためのキャリブレーションが必要であり、広いチューニングレンジも同時に必要なため、DCO には 20 ビット程度のチューニングレンジが必要である[1]。CMOS 90nm 程度の微細化プロセスを利用しても周波数の最小ステップはまだ大きすぎるため、デルタシグマによる dithering 技術の併用が必要になる。しかし、dithering 技術では消費電力とノイズの増加が問題である。

本提案回路[2]では、伝送線路上の容量感度スケーリングを利用することにより、MOS スイッチの寄生容量の影響を圧縮し、微細な周波数チューニングステップを得る。図 1 に伝送線路上の容量接続位置と、電流振幅の関係を示す。伝送線路を用いた DCO では定在波が立つが、位置により流れる電流振幅が異なるため、式(1)に示すように容量の接続位置により、発振周波数に与える影響が異なる。

$$C_L' = \frac{C_L}{2} + \left(\frac{C_L}{2}\right) \cdot \sin\left(\frac{\omega}{v_p} \cdot (2 \cdot L_1)\right) \cdot \cot\left(\frac{\omega}{v_p} \cdot L_1\right) - \left(\frac{C_L}{2}\right) \cdot \cos\left(\frac{\omega}{v_p} \cdot (2 \cdot L_1)\right) \quad [1]$$

$C_L'$  は等価入力容量、 $C_L$  は伝送線路に接続した容量、 $v_p$  は位相速度で、 $L_1$  は短絡端を基準とした容量の接続位置である。図 2 に  $L_1$  と等価入力容量  $C_L'$  の関係を示す。短絡端に近づくほど、等価入力容量  $C_L'$  は小さくなる。つまり、短絡端の近くに容量を配置すれば、より細かい周波数可変ステップを得ることが可能である。図 3 に提案回路の実測特性を示す。

## 3. まとめ

伝送線路上の容量感度差を利用することで、容量バンクを開放端に接続する場合と比較して、100 倍程度細かい周波数可変ステップを実現した。

## 謝辞

本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、日本学術振興会科学研究費補助金、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

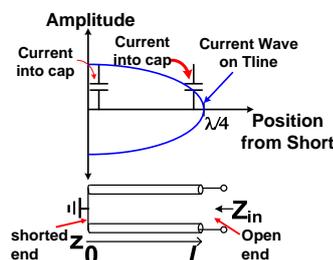


図 1 定在波上の位置と電流振幅差

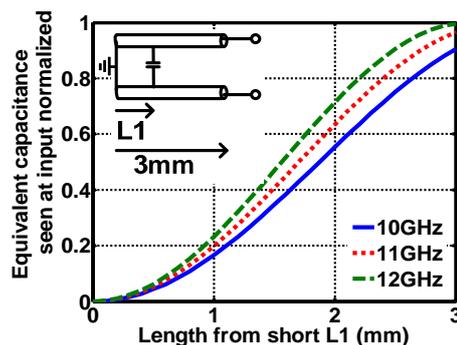


図 2 等価入力容量

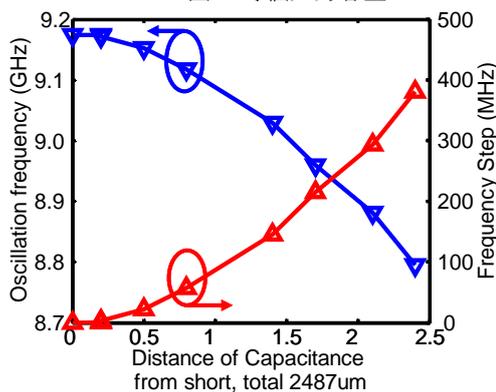


図 3 周波数可変範囲

## 参考文献

- [1] R. B. Staszewski, et al. "All-Digital TX Frequency Synthesizer and Discrete-Time Receiver for Bluetooth Radio in 130-nm CMOS," IEEE J. Solid-State Circuits vol. 39, pp. 2278–2291, Dec. 2004.
- [2] W. Chaivipas, et al. "Fine and Wide Frequency Tuning Digital Controlled Oscillators Utilizing Capacitance Position Sensitivity in Distributed Resonators," Proc. ASSCC, pp. 424-427, Nov. 2007.