

回路・設計●アナログ回路 高周波数と高動作電圧を両立 Siでミリ波帯SoCを構成

松澤 昭

東京工業大学教授 大学院理工学研究科

2010～2020年の「アナログ回路」におけるイノベーションは、次の四つである。(1) 高い動作周波数と高い動作電圧の両立が可能なSiベースの集積素子、(2) 光・電子融合素子や化合物半導体素子のSiへの集積化、(3) 異種デバイスの混載が可能な低コストの3次元実装技術、(4) 信号伝送のタイミングを利用してデータを送受信する技術、(5) パルス通信・ネットワーク技術、(6) Siでのミリ波帯SoC (system on a chip) の実現である。これらの技術革新により、超高速信号伝送や超高周波無線通信への応用といったLSIの高機能化を実現できる。

注1) 電源電圧の低下に伴い、信号振幅の減少によってダイナミック・レンジの確保が難しくなる。これも解決が困難な問題の一つである。

注2) しきい電圧は、リーク電流抑制のために現状から低下させない方針が打ち出されている。

周波数と動作電圧のトレード・オフが課題

(1) 高い動作周波数と高い動作電圧の両立が可能な素子が革新的なのは、微細化に伴い電源電圧を低下させなければならず、アナログ回路の実現が困難になるという課題を克服する技術だからである。例えば、90nm以降の世代ではCMOSを1V程度の低電圧で動作させなくてはならなくなる^{注1)}。2003年版の国際半導体技術ロードマップ (International Technology Roadmap for Semiconductors : ITRS) では、動作速度の低下を防ぐために電源電圧の低下ペースは従来よりも緩やかなものに修正された^{注2)}。このような傾向から、今後、CMOSの電源電圧は1～0.8V程度で推移しそうである。

ところが、2010年以降は遮断周波数を上げながら同時に1～0.8Vの動作電圧を確保するのが難しくなる(図1)。動作電圧の遮断周波数と動作電圧の最高値(耐圧)の積は材料のバンド・ギャップに比例する定数で、両者はトレード・オフの関係にあるためである。Siではその積は約200V・GHzである。ワイド・ギャップ系などの新材料の導入により、両者の積が2010年以降にこの限界を超えることが可能となる。

光素子との融合や3次元実装で高機能化

(2) 光・電子融合素子や化合物半導体素子のSiへの集積化が革新的といえるのは、光配線技術が配線遅延を解決し、伝送速度を上げる有効な手段となるためである。光素子によるスイッチングが可能になれば、波形ひずみが少なく遮断特性の良い高速スイッチが可能となる。同時にこれはノイズ対策としても有効な技術となる。

(3) 異種デバイスの混載が可能な低コストの

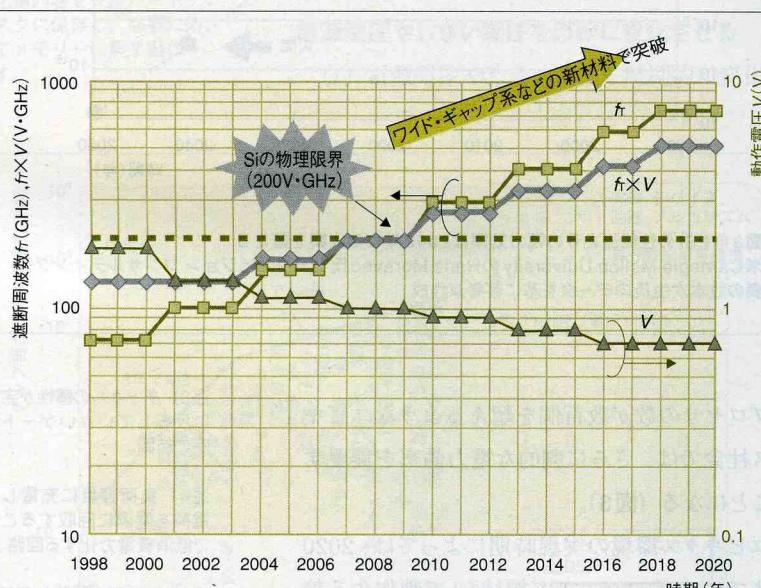


図1 ●動作電圧の向上には新材料が必要
2010年以降に動作周波数と動作電圧を同時に向上させるにはバンド・ギャップの大きい新材料の導入が必要になる。著者による予測データ。

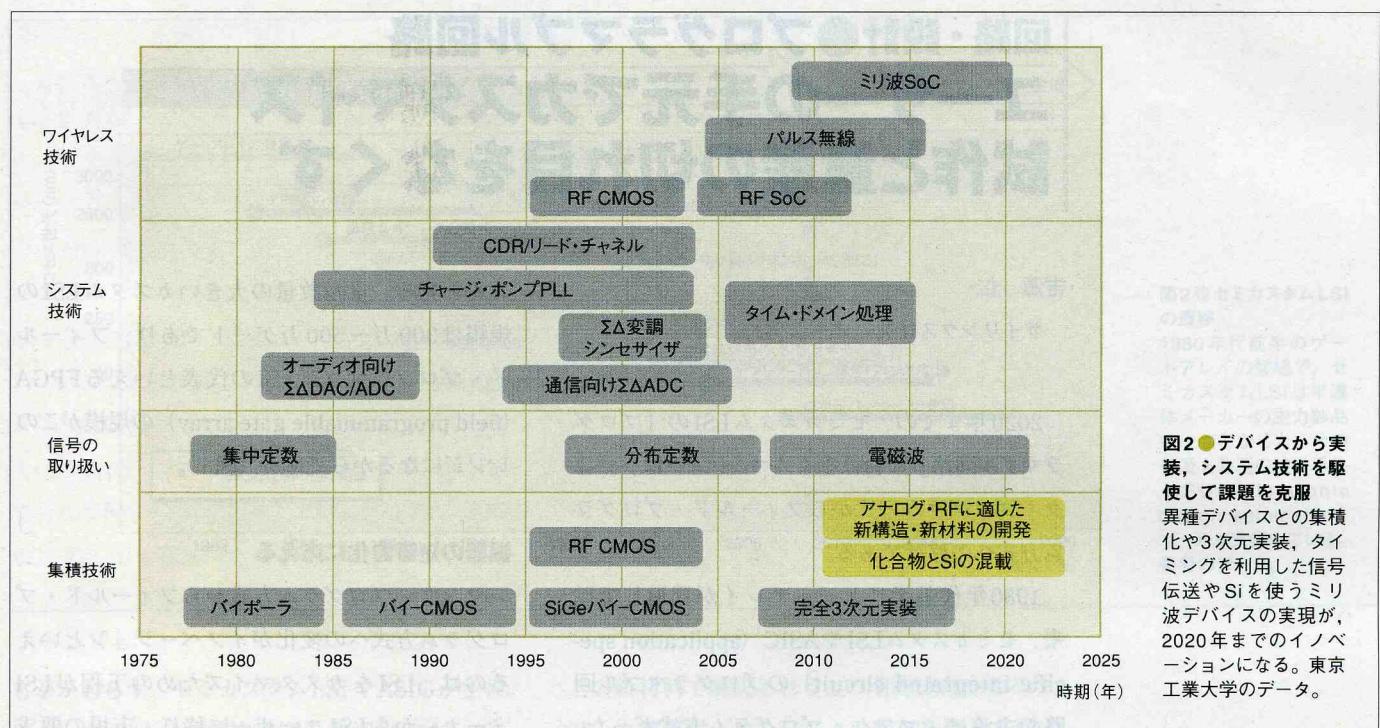


図2 ●デバイスから実装、システム技術を駆使して課題を克服
異種デバイスとの集積化や3次元実装、タイミングを利用して信号伝送やSiを使うミリ波デバイスの実現が、2020年までのイノベーションになる。東京工業大学のデータ。

3次元実装技術が革新的なのは、回路技術以外の手法でアナログ回路を高機能化できるためである。3次元実装では、高精度のフィルタ、Q値の高いインダクタ、容量の大きいキャパシタなどとの1パッケージ化が可能になる^{注3)}。

信号処理やネットワーク技術の進展を促す

(4) 信号伝送のタイミングを利用して情報を送受信する技術は、アナログ回路の問題に対して信号処理技術で対応する、最近盛んになっている動きの一つである。

この技術が革新的なのは、信号伝送速度が向上し、低電圧動作が可能となるためである。具体的には、DLL (delay-locked loop)^{注4)} やインターポレーション技術^{注5)} によって遅延時間はサブピコ秒オーダーに短縮する。この技術は、電圧・電流に加えて信号伝達のタイミングに高い精度で情報を載せることができる。機器間接続を含めた近距離伝送に応用できる。

(5) パルス通信・ネットワーク技術が革新的なのは、伝送信号をパルスにするとエネルギー

の利用効率が上がるためである。アナログ回路技術で広く応用されており、今後はRF領域にも利用されることになるとを考えている。

(6) Siでのミリ波帯SoCが革新的なのは、化合物半導体で構成する従来のミリ波帯デバイスを低コスト化できるためである。フェーズドアレイ・アンテナ^{注6)} やMIMO (multiple input multiple output)^{注7)} などの技術が可能となれば、1チップ・ミリ波ネットワークSoCが実現する可能性がある。このデバイスは、機器間接続などの近距離通信への応用が可能であろう。

LSI技術のあらゆる分野に波及

ここで述べたアナログ回路技術の革新は、デバイス、実装、ソフトウェアなどさまざまなLSI技術の連携を促し、個々の分野の進展にも寄与することになる(図2)。

特に、LSIと光素子との集積化技術やLSIの近距離無線通信への応用技術は、既存の半導体LSIでは実現できなかった新しい機能デバイスを生み出す可能性がある。

注3) アナログ回路をデジタル信号処理と外部環境とのインターフェースとしてとらえると、このような融合技術は必須といえる。

注4) 遅延回路の遅延時間を参照パルス幅に一致させるように動作するフィードバック回路。

注5) 解像度の低いデータを補正する技術。

注6) 複数のアンテナ素子を並べ各素子に入力する信号の位相を制御することで、特定の方向にアンテナを向けるのと同じ効果を得る技術。

注7) 複数のアンテナを使ってデータを送受信する無線LAN技術。